

UM2005C 用户手册

版本: V1.0.1



广芯微电子（广州）股份有限公司

<http://www.unicmicro.com/>

条款协议

本档的所有部分，其著作权归广芯微电子（广州）股份有限公司（以下简称广芯微电子）所有，未经广芯微电子授权许可，任何个人及组织不得复制、转载、仿制本档的全部或部分组件。本档没有任何形式的担保、立场表达或其他暗示，若有任何因本档或其中提及的产品所有资讯所引起的直接或间接损失，广芯微电子及所属员工恕不为其担保任何责任。除此以外，本档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

1. 本档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，广芯微电子不承担任何责任。
2. 在准备本档所记载的信息的过程中，广芯微电子已尽量做到合理注意，但是，广芯微电子并不保证这些信息都是准确无误的。用户因本档中所记载的信息的错误或遗漏而遭受的任何损失，广芯微电子不承担任何责任。
3. 对于因使用本档中的广芯微电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，广芯微电子不承担任何责任。本档所记载的内容不应视为对广芯微电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 使用本档中记载的广芯微电子产品时，应在广芯微电子指定的范围内，特别是在最大额定值、电源工作电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用广芯微电子产品而产生的故障或损失，广芯微电子不承担任何责任。
5. 虽然广芯微电子一直致力于提高广芯微电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，广芯微电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当广芯微电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。

目录

1	系统概述.....	1
1.1	典型应用.....	1
2	功能框图.....	2
3	封装及引脚定义.....	3
3.1	封装管脚分布.....	3
3.2	引脚功能描述.....	3
4	寄存器定义.....	4
4.1	Reg07 (地址: 0x07 优化值: 0x1F)	4
4.2	Reg08 (地址: 0x08 优化值: 0x35)	4
4.3	Reg09 (地址: 0x09 优化值: 0xC0)	4
4.4	Reg0B (地址: 0x0B 优化值: 0x00)	5
4.5	Reg10 (地址: 0x10 优化值: 0x04)	5
4.6	Reg11 (地址: 0x11 优化值: 0x12)	5
4.7	Reg12 (地址: 0x12 优化值: 0x00)	6
4.8	Reg13 (地址: 0x13 优化值: 0x00)	6
4.9	Reg14 (地址: 0x14 优化值: 0x00)	6
4.10	Reg15 (地址: 0x15 优化值: 0x40)	7
4.11	Reg18 (地址: 0x18 优化值: 0x00)	7
4.12	Reg19 (地址: 0x19 优化值: 0x00)	7
4.13	Reg3F (地址: 0x3F 优化值: 0x00)	7
4.14	Reg3F (地址: 0x3F 优化值: 0x00)	8
4.15	Reg44 (地址: 0x44 优化值: 0x0C)	8
5	功能描述.....	9
5.1	OTP.....	9
5.2	低电压检测 (LBD)	10
5.3	功率放大器	11
5.4	频率综合器	11
6	芯片运行.....	13
6.1	TWI接口	13
6.2	运行状态.....	16
7	数据直通.....	17
7.1	在线配置模式.....	17
7.2	OTP模式.....	17

8	典型应用.....	20
8.1	低成本参考原理图.....	20
8.2	符合FCC/ETSI参考原理图.....	22
9	封装尺寸.....	24
9.1	SOT23-6L (2.92*1.60 mm)	24
10	版本维护.....	25

表目录

表 3-1: 引脚功能说明	3
表 5-1: OTP相关寄存器列表	10
表 5-2: LBD相关寄存器描述	10
表 5-3: 频率综合器相关寄存器列表	12
表 7-1: 数据直通相关寄存器列表	18
表 8-1: 天线匹配参数表	21
表 8-2: 符合FCC/ETSI天线匹配参数表	23

图目录

图 2-1: 功能框图	2
图 3-1: SOT23-6L封装管脚分布图	3
图 5-1: 芯片唤醒流程	9
图 5-2: 配置OTP流程	9
图 6-1: TWI接口时序图	13
图 6-2: 芯片运行状态图	16
图 7-1: 数据直通时序图	18
图 8-1: 低成本应用参考原理图	20
图 8-2: 符合FCC/ETSI应用参考原理图	22
图 9-1: SOT23-6L封装尺寸图	24

1 系统概述

UM2005C 是一款工作于 200 ~ 960MHz 频段的单片集成、高性能、可独立运行的(G)FSK/OOK 发射器。内部集成的 OTP 方便用户对各种射频参数以及特色功能进行编程。该芯片以其高集成度和低功耗的设计，特别适用于低成本，低功耗，电池驱动的无线发射应用。

UM2005C 的工作载波频率是由一个低噪声小数分频频率综合器产生，频率精度可以达到 198Hz。内部集成的 VCO 自动校准机制可以保证不同工作频点的快速切换。

1.1 典型应用

- 工业传感和工业控制
- 红外发射器替代
- 无线照明控制系统
- 远程控制，无线玩具
- 遥控门禁系统（RKE）
- 智能家居
- 无线报警和安全系统

2 功能框图

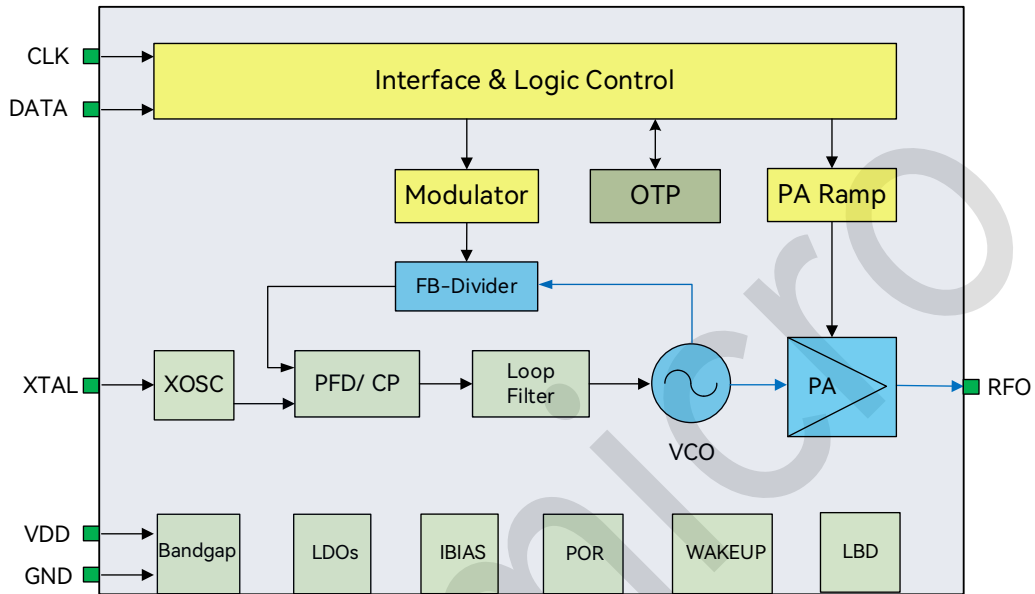


图 2-1: 功能框图

3 封装及引脚定义

3.1 封装管脚分布

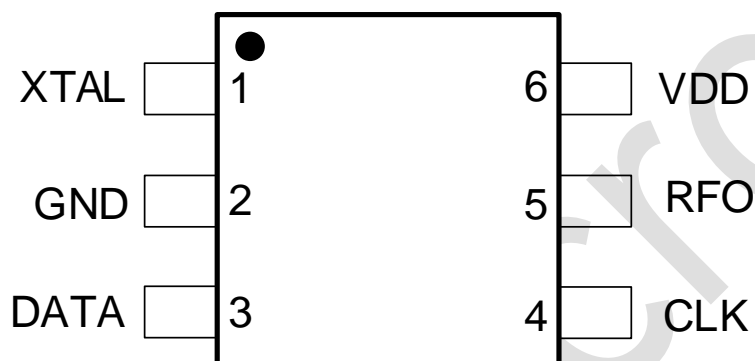


图 3-1: SOT23-6L 封装管脚分布图

3.2 引脚功能描述

表 3-1: 引脚功能说明

引脚编号	管脚名称	IO Type	功能描述
1	XTAL	AI	晶振输入
2	GND	G	地
3	DATA	DIO	数据输入输出端口
4	CLK	DI	时钟输入
5	RFO	RFO	射频输出
6	VDD	P	1.9 ~3.6V 电源电压输入

说明: RF-射频信号; A - 模拟信号; D - 数字信号; I - Input; O - Output; G - Ground; P - Power。

4 寄存器定义

4.1 Reg07 (地址: 0x07 优化值: 0x1F)

Bit	Name	Type	Description	Default
7:5	Reserved	-	-	3'b000
4:0	pa_gainf	R/W	PA 输出功率控制字 1: 00000: 最小 11111: 最大	5'h1F

4.2 Reg08 (地址: 0x08 优化值: 0x35)

Bit	Name	Type	Description	Default
7	Reserved	-	-	1'b0
6:4	vb_pdrv	R/W	PA 驱动级偏置电压: 000: 最小 111: 最大	3'b011
3:0	pa_gainc	R/W	PA GAIN 配置: 0000: 最小 1111: 最大	4'h5

4.3 Reg09 (地址: 0x09 优化值: 0xC0)

Bit	Name	Type	Description	Default
7:6	starup_wait_time	R/W	唤醒等待稳定时间: 00: 0ms 01: 5ms 10: 10ms 11: 15ms	2'b11
5:0	Reserved	-	-	6'h0

4.4 Reg0B (地址: 0x0B 优化值: 0x00)

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b00
5	pacomp_en	R/W	扫描供电电压值, 自动补偿 PA 功率: 0: disable 1: enable	1'b0
4:0	Reserved	-	-	4'h0

4.5 Reg10 (地址: 0x10 优化值: 0x04)

Bit	Name	Type	Description	Default
7:3				5'h0
2	sel_gau_o	R/W	GFSK 模式时, 高斯输出: 0: FSK 1: GFSK	1'b1
1	cw_mode	R/W	载波模式输出: 0: disable 1: enable	1'b0
0	ook_en	R/W	调制模式选择: 0: FSK 1: OOK	1'b0

4.6 Reg11 (地址: 0x11 优化值: 0x12)

Bit	Name	Type	Description	Default
7:5	direct_stop_max	R/W	连续 symbols 进入睡眠: 000: 64 symbols 001: 128 symbols 111: 512 symbols	3'b000
4	direct_mode	R/W	直通模式选择, 选择从 KEY 的输入作为数据直接调制射频输出: 0: 无效 1: 直通模式	1'b1

Bit	Name	Type	Description	Default
3	direct_sleep_sel	R/W	直通模式时, 选择进入 sleep 状态的方式: 0: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平时, 进入 sleep 1: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平后, 再等待高电平进入 sleep	1'b0
2:1	Reserved	-	-	2'b01
0	wake_edge_sel	R/W	唤醒电路边沿选择: 0: 下降沿 1: 上升沿或下降沿	1'b0

4.7 Reg12 (地址: 0x12 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[7:0]	R/W	rf_ch_freq[29:0]信道频率分频比设置, 低 22 位为小数部分。 rf_ch_freq= rf_freq/ref_freq (保留 22 位小数)。 rf_freq 为信道频率, ref_freq 为晶振参考频率。	8'h00

4.8 Reg13 (地址: 0x13 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[15:8]	R/W	参考 Reg12 描述	8'h00

4.9 Reg14 (地址: 0x14 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[23:16]	R/W	参考 Reg12 描述	8'h00

4.10 Reg15 (地址: 0x15 优化值: 0x40)

Bit	Name	Type	Description	Default
7:6	lo_div	R/W	PLL LO 分频模式设置: 00: 800MHz~1GHz 频段 01: 400MHz~500MHz 频段 10: 267MHz~350MHz 频段 11: 200MHz~250MHz 频段	2'b01
5:0	rf_ch_freq[29:24]	R/W	参考 Reg12 描述	6'h00

4.11 Reg18 (地址: 0x18 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	dev_set[7:0]	R/W	(G)FSK 模式时调制频偏的分频比设置 dev_set[15:0]: dev_set=dev_freq/ref_freq (保留 20 位小数, 取低 16 位作为 dev_set 的配置)。 dev_freq 为调制频偏的频率, ref_freq 为参考频率	8'h00

4.12 Reg19 (地址: 0x19 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	dev_set[15:8]	R/W	参考 Reg18 描述	8'h00

4.13 Reg3F (地址: 0x3F 优化值: 0x00)

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b00
5	prog_done	R	OTP 编程完成标志位	1'b0
4	read_done	R	OTP 读入到寄存器完成标志位	1'b0
3:0	Reserved	-	-	4'h0

4.14 Reg3F (地址: 0x3F 优化值: 0x00)

Bit	Name	Type	Description	Default
7	debug_reg_en	R/W	写'1'后, 寄存器地址翻页	1'b0
6	otp_program	W	在 TWI 接口使能后, 写该位'1', 请求把所有寄存器数据烧写到 OTP, 完成后该位自动清 0	1'b0
5	otp_read	W	在 TWI 接口使能后, 写该位'1'后, 请求从 OTP 读取数据到寄存器, 完成后该位自动清 0	1'b0
4	tx_cmd	W	在 TWI 接口使能后, 写该位'1'使能一次发射数据包	1'b0
3	Reserved	W	-	1'b0
2	dig_rst	W	写'1'复位整个数字模块	1'b0
1	twi_off	W	写'1'关闭 TWI 接口	1'b0
0	twi_rst	W	写'1'复位 TWI 接口模块	1'b0

4.15 Reg44 (地址: 0x44 优化值: 0x0C)

Bit	Name	Type	Description	Default
7:4	Reserved	-	-	4'h0
3:0	lbd_data	R	电压值 0000: 2.0V 0001: 2.1V 0010: 2.2V 0011: 2.3V 0100: 2.4V 0101: 2.5V 0110: 2.6V 0111: 2.7V 1000: 2.8V 1001: 2.9V 1010: 3.0V 1011: 3.1V	4'hC

5 功能描述

5.1 OTP

One Time Programmable 简称 OTP，一次性编程。芯片内置 63 字节 OTP，用于保存寄存器值。芯片唤醒后 OTP 接口模块产生读时序自动从 OTP 读出数据到寄存器组。芯片唤醒流程如下图所示：

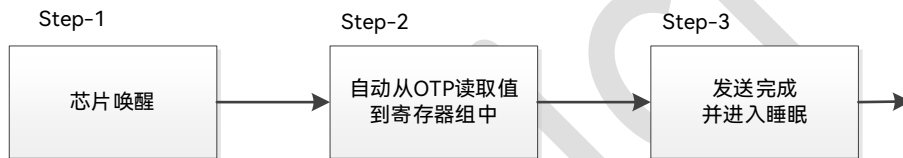


图 5-1：芯片唤醒流程

OTP 中的数据在 TWI 模式期间进行烧录，TWI 接口可发出 OTP 的读写命令，将寄存器中的数据写到 OTP，也可以从 OTP 中读取数据输出到寄存器，烧录过程如下图所示：

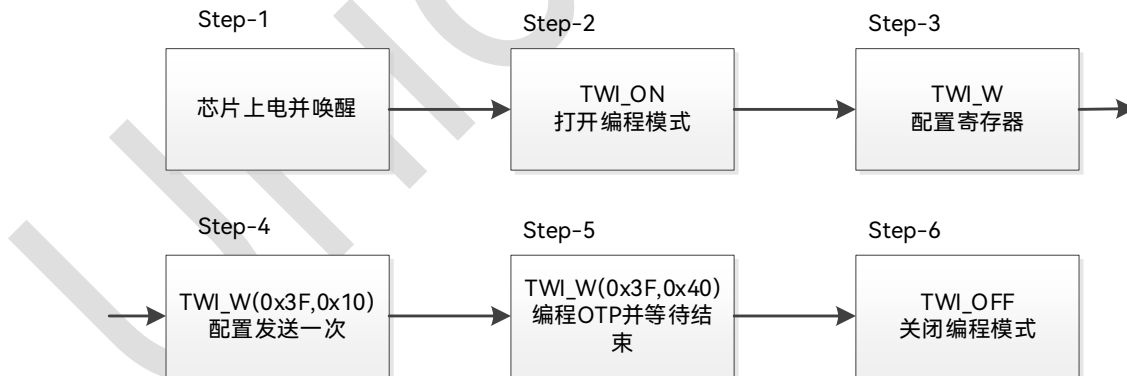


图 5-2：配置 OTP 流程

- TWI_W(0x3F,0x20)为发送 OTP 读命令，芯片会从 OTP 中读取数据写入到寄存器中，大概持续时间为 135 μ s 左右。
- TWI_W(0x3F,0x40)为发送 OTP 编程命令，芯片按地址逐 bit 进行编程 OTP，单个 bit 的编程时间约为 320 μ s，则最大编程时间约为 63*8*320 μ s。
- 可以通过 TWI_R(0x3F)读取 Reg3F 可判定 OTP 读和编程是否结束，bit4 是读结束标志状

态，bit5 是编程完成的标志状态。

相关的寄存器如下表所示：

表 5-1: OTP 相关寄存器列表

Reg	Bit	Name	Type	Description
0x3F	6	otp_program	W	在 TWI 接口使能后，写该位'1'，请求把所有寄存器数据烧写到 OTP，完成后该位自动清 0
	5	otp_read	W	在 TWI 接口使能后，写该位'1'后，请求从 OTP 读取数据到寄存器，完成后该位自动清 0
		prog_done	R	OTP 编程完成标志位
	4	read_done	R	OTP 读入到寄存器完成标志位

5.2 低电压检测 (LBD)

当每次上电或 TWI_ON 时，芯片对电源电压进行检测，可通过 TWI 接口读取电压值。LBD 可检测范围在 2.0~3.1V，分辨率为 0.1V，相关寄存器如下表所示：

表 5-2: LBD 相关寄存器描述

Reg	Bit	Name	Type	Description
0x44	7:4	Reserved	-	-
	3:0	lbd_data	R	电压值 0000: 2.0V 0001: 2.1V 0010: 2.2V 0011: 2.3V 0100: 2.4V 0101: 2.5V 0110: 2.6V 0111: 2.7V 1000: 2.8V 1001: 2.9V 1010: 3.0V 1011: 3.1V

5.3 功率放大器

芯片内部集成了高效率的单端功率放大器，输出功率可在-20 ~ +18dBm 范围内调节，调节步进为 1dB；为了降低 PA 在开启或关闭瞬间在载波频率附近产生多余的频谱杂散，芯片内部引入了 PA 缓慢升降（PA Ramping）机制。缓变时间和功率步进可通过寄存器或 OTP 进行配置。

5.4 频率综合器

芯片内部集成了高精度的 Sigma-Delta 小数分频频率综合器，在 200~960MHz 范围内产生精确的载波频率。载波计算公式如下

$$\text{rf_ch_freq} = \text{rf_freq}/\text{ref_freq}$$

- rf_freq 为输出载波频点，
- ref_freq 为晶振
- rf_ch_freq 由寄存器{Reg15[5:0], Reg0x14, Reg0x13, Reg0x12}共 30bit 设置，高 8 位为整数，低 22 位表示小数，单位 MHz。

如设置输出载波 433.92MHz，晶振为 26MHz，即写入以下寄存器

Reg12 = 0x5B,

Reg13 = 0x1C,

Reg14 = 0x2C,

Reg15 = 0x44,

相关寄存器如下表所示：

表 5-3: 频率综合器相关寄存器列表

Reg	Bit	Name	Type	Description
0x12	7:0	rf_ch_freq[7:0]	R/W	rf_ch_freq[29:0]信道频率分频比设置，低 22 位为小数部分。 rf_ch_freq= rf_freq/ref_freq（保留 22 位小数）。 rf_freq 为信道频率，ref_freq 为晶振参考频率。
0x13	7:0	rf_ch_freq[15:8]	R/W	参考 Reg12 描述
0x14	7:0	rf_ch_freq[23:16]	R/W	参考 Reg12 描述
0x15	7:6	lo_div	R/W	PLL LO 分频模式设置： 00: 800MHz~1GHz 频段 01: 400MHz~500MHz 频段 10: 267MHz~350MHz 频段 11: 200MHz~250MHz 频段
	5:0	rf_ch_freq[29:24]	R/W	参考 Reg12 描述

6 芯片运行

6.1 TWI 接口

Two-Wire Interface 简称 TWI，包括时钟接口 CLK 和双向数据接口 DATA，CLK 下降沿采样数据，速率最大为 1MHz。一个完整的 W/R 过程有十六个时钟周期。前八个周期，DATA 是输入口；后八个周期如果是写过程，DATA 是输入口；如果是读过程，DATA 是输出口。DATA 在前 8 个周期为读写控制和地址位 A[5:0]，其中 W/R 为 1 表示写过程，为 0 时表示读过程。后 8 个周期在写操作中 D[7:0] 为待写入数据，读操作中 D[7:0] 从芯片中读出数据。W/R 的时序如下图。

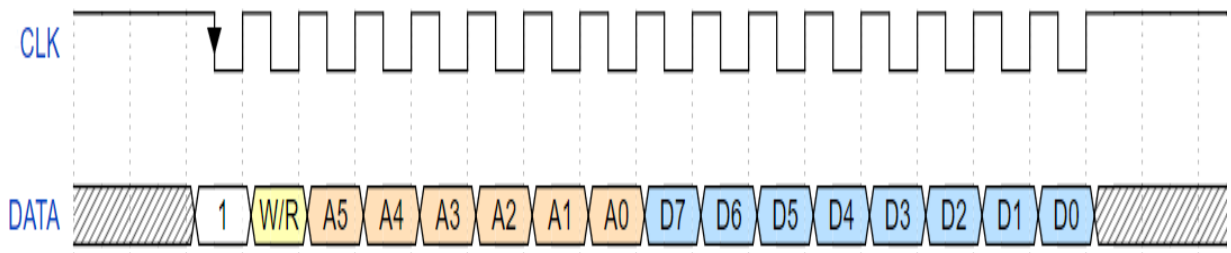
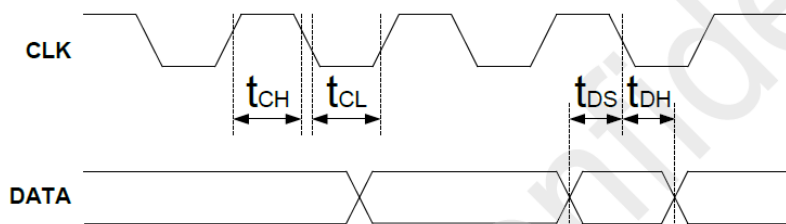


图 6-1: TWI 接口时序图

MCU 和芯片通过 TWI 通信时，CLK 和 DATA 时序要求如下：

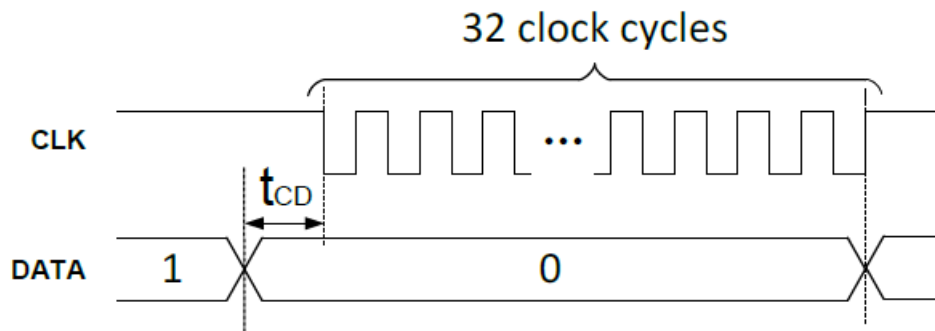


符号	描述	测试条件	最小值	典型值	最大值	单位
F_{SCL}	CLK 频率	-	10	-	1000	kHz
t_{CH}	CLK 为高时间	-	500	-	-	ns
t_{CL}	CLK 为低时间	-	500	-	-	ns
t_{DS}	DATA 稳定时间	-	20	-	-	-
t_{DH}	DATA 保持时间	-	200	-	-	-

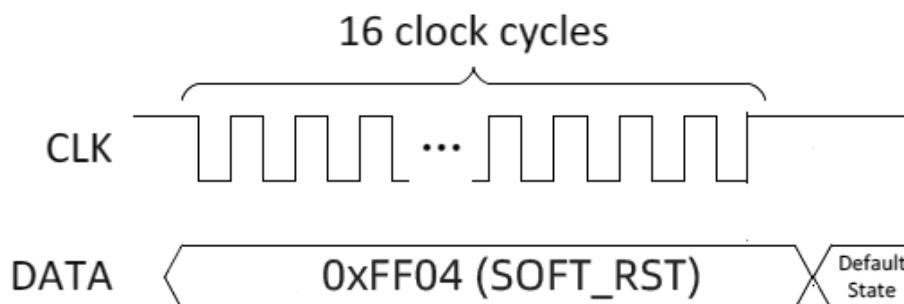
UM2005C 芯片上电时，默认进入睡眠状态，需要发送 TWI_ON 命令使芯片进入编程模式，可通过 SOFT_RST 和 TWI_RST 来复位芯片数字部分电路或者 TWI 模块，TWI_OFF 命令为退出芯片编程模式，具体命令如下：

命令	功能	时序
TWI_ON	用于复位 TWI 电路同时也进入编程模式	发送 32 个连续的 0，共 32 个时钟的数据
SOFT_RST	可用于复位除 TWI 电路以外的所有数字电路	发送 0xFF04，共十六个时钟的数据
TWI_RST	可用于复位 TWI 接口模块	发送 0xFF01，共十六个时钟的数据
TWI_OFF	退出编程模式	发送 0xFF02，共十六个时钟的数据

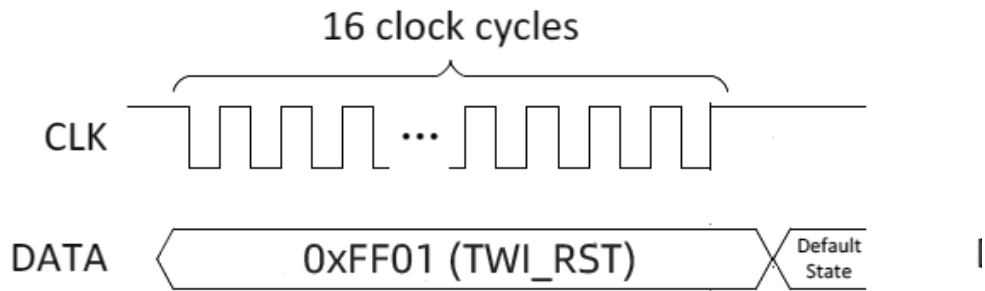
TWI_ON 时序如下：



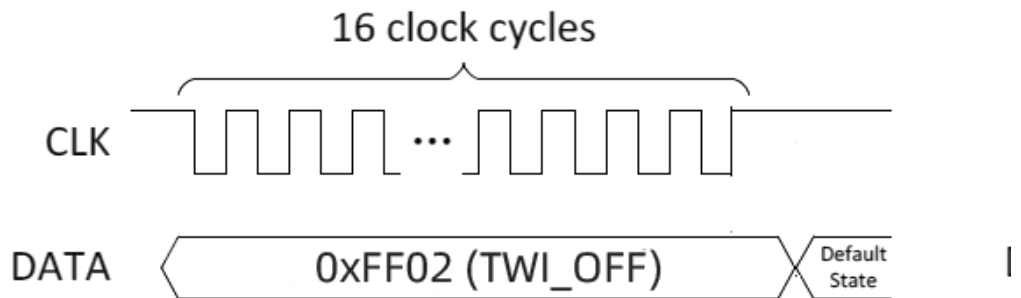
SOFT_RST 时序如下：



TWI_RST 时序如如下:



TWI_OFF 时序如如下:



6.2 运行状态

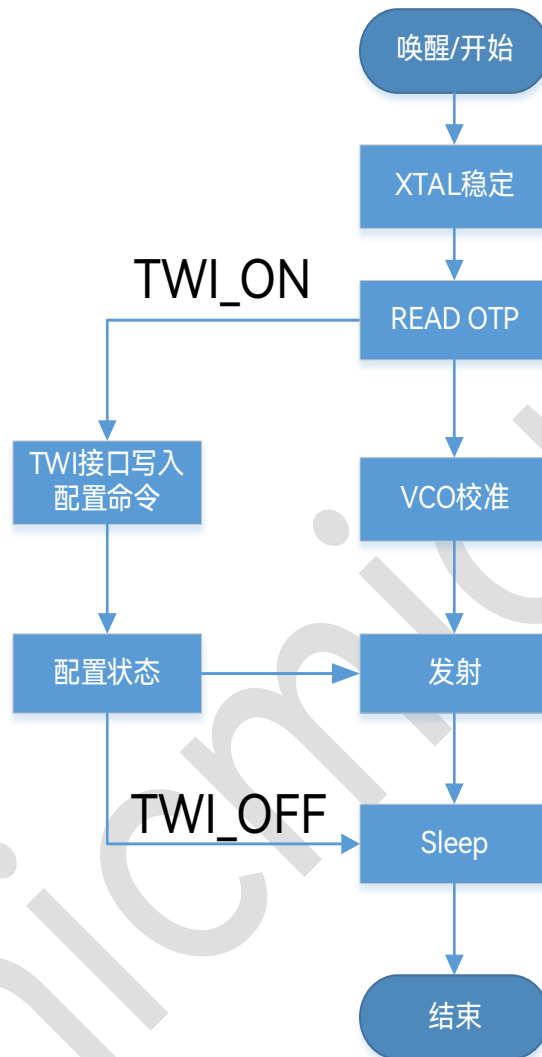
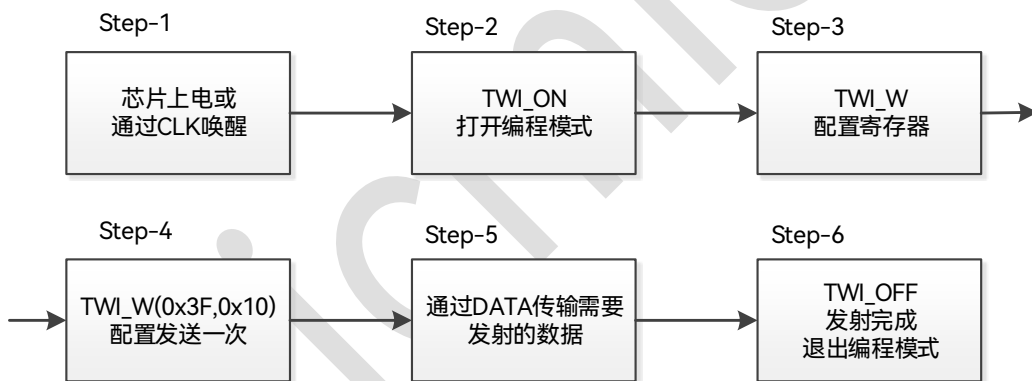


图 6-2: 芯片运行状态图

7 数据直通

7.1 在线配置模式

在线配置模式，即芯片每次发射寄存器都需要通过 TWI 接口进行配置。通过 CLK 引脚的电平变化唤醒芯片，外部 MCU 控制 TWI 接口发送 TWI_ON 命令使芯片进入配置模式，然后通过 TWI 接口配置芯片寄存器。配置完成后启动发射 TWI_W(0x3F,0x10),再通过 DATA 引脚传输把需要发射的数据传输给芯片，发射完成后再通过 TWI 接口发送 TWI_OFF 命令，退出编程模式进入睡眠状态，其流程图步骤如下：



7.2 OTP 模式

OTP 模式，即需要上位机和烧录器对芯片预先烧录相关的参数到 OTP 中。芯片通过 DATA 引脚电平变化唤醒后，发射数据通过 DATA 传输给芯片发射，发射完成后通过拉低 DATA，使芯片进入睡眠状态，其流程图步骤如下：



OTP 直通模式下，发射数据通过 DATA 脚输入。DATA 脚的电平变化可唤醒芯片，唤醒的触发方式可配置为上边沿触发或下边沿触发。DATA 脚拉低一段时间（大于 t_{STOP} ）可让芯片进入睡眠状态，其 t_{STOP} 时间可配置。如下图所示，当检测到 DATA 引脚上的上升沿或者下降沿（DATA 引脚变化后的状态至少持续 10 ns (t_{HOLD}))，芯片会从休眠状态进入 XO-STARTUP 状态，稳定一段时间后（大于 t_{POWER} 、 t_{XTAL} 和 t_{TUNE} 的总和），就可以把数据输出到 DATA 脚进行发射。从 t_{HOLD} 结束后到 t_{TUNE} 结束前，DATA 引脚的逻辑状态为“Don't Care”。在 TRANSMIT 状态下，PA 将输入数据调制后发送出去。如若需要结束传输，用户可以拉低 DATA 脚令芯片进入睡眠状态。如果唤醒触发方式配置成下降沿触发，则睡眠后数据引脚需再拉高。

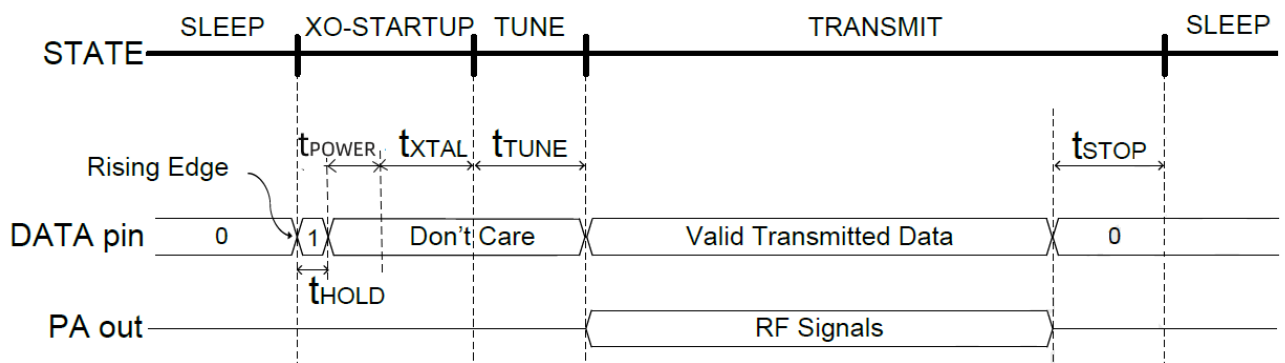


图 7-1：数据直通时序图

相关寄存器如下表所示：

表 7-1：数据直通相关寄存器列表

Reg	Bit	Name	Type	Description
0x11	7:5	direct_stop_max	R/W	连续 symbols 进入睡眠 000: 64 symbols 001: 128 symbols 111: 512 symbols
	4	direct_mode	R/W	直通模式选择，选择从 KEY 的输入作为数据直接调制射频输出： 0: 无效 1: 直通模式

Reg	Bit	Name	Type	Description
	3	direct_sleep_sel	R/W	直通模式时, 选择进入 sleep 状态的方式: 0: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平时, 进入 sleep 1: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平后, 再等待高电平进入 sleep
	2:1	Reserved	-	-
	0	wake_edge_sel	R/W	唤醒电路边沿选择 0: 下降沿 1: 上升沿或下降沿

8 典型应用

8.1 低成本参考原理图

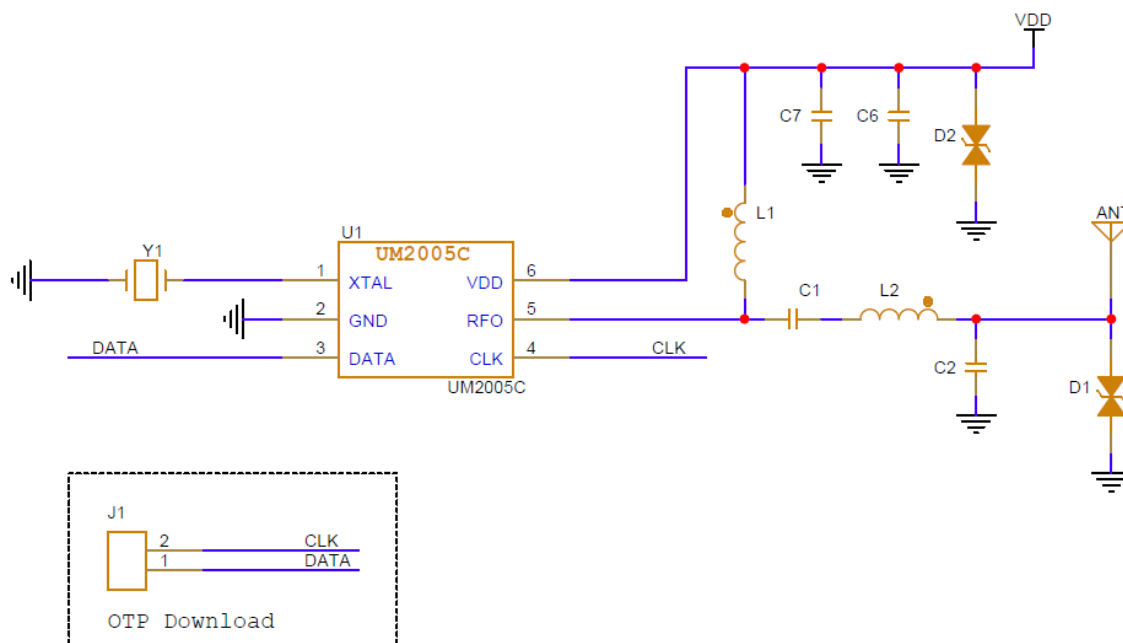


图 8-1：低成本应用参考原理图

注：

1. 连接器 J1 用于 OTP 烧录。
2. 如果需要在线配置寄存器，则需要外部 MCU 连接 CLK、DATA 引脚。
3. D1、D2 为 ESD 保护二极管，可提高静电保护能力。

表 8-1: 天线匹配参数表

位号	描述	频点				单位
		433.92MHz		868MHz		
		13dBm	18dBm	13dBm	18dBm	
C1	±5%, 0402, NPO, 50 V	6.8	6.8	9	4.7	pF
C2	±5%, 0402, NPO, 50 V	2.7	2.7	4.7	1.6	pF
C6	±5%, 0402, NPO, 50 V	100	100	100	100	nF
C7	±5%, 0402, NPO, 50 V	470	470	470	470	pF
L1	±5%, 0603, 贴片绕线电感	180	68	100	100	nH
L2	±5%, 0603, 贴片绕线电感	47	22	10	10	nH
D1	ESD 保护二极管	NC	NC	NC	NC	NC
D2	ESD 保护二极管	NC	NC	NC	NC	NC
Y1	3225 贴片无源晶振±10PPM 12pF	26	26	26	26	MHz

8.2 符合 FCC/ETSI 参考原理图

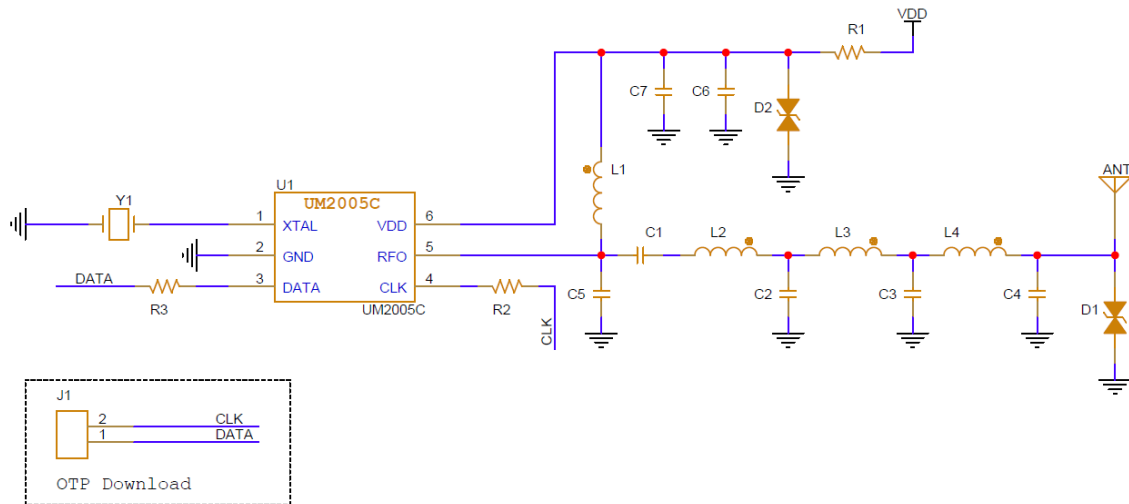


图 8-2: 符合 FCC/ETSI 应用参考原理图

注:

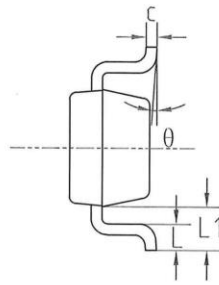
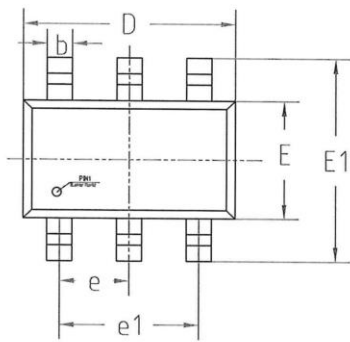
1. 连接器 J1 用于 OTP 烧录。
2. 如果需要在线配置寄存器，则需要外部 MCU 连接 CLK、DATA 引脚。
3. D1、D2 为 ESD 保护二极管，可提高静电保护能力。

表 8-2: 符合 FCC/ETSI 天线匹配参数表

位号	描述	频点				单位
		433.92MHz		868MHz		
		13dBm	18dBm	13dBm	18dBm	
C1	±5%, 0402, NPO, 50 V	6.8	6.8	9	4.7	pF
C2	±5%, 0402, NPO, 50 V	2.7	2.7	4.7	1.6	pF
C3	±5%, 0402, NPO, 50 V	6	6	4.3	4.3	pF
C4	±5%, 0402, NPO, 50 V	2.7	2.7	3.9	3.9	pF
C5	±5%, 0402, NPO, 50 V	NC	NC	NC	NC	pF
C6	±5%, 0402, NPO, 50 V	100	100	100	100	nF
C7	±5%, 0402, NPO, 50 V	470	470	470	470	pF
L1	±5%, 0603, 贴片绕线电感	180	68	100	100	nH
L2	±5%, 0603, 贴片绕线电感	47	22	10	10	nH
L3	±5%, 0603, 贴片绕线电感	33	33	12	12	nH
L4	±5%, 0603, 贴片绕线电感	33	33	12	12	nH
R1	±5%, 0402,, 贴片电阻	0	0	0	0	Ω
R2	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
R3	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
D1	ESD 保护二极管	NC	NC	NC	NC	NC
D2	ESD 保护二极管	NC	NC	NC	NC	NC
Y1	3225 贴片无源晶振±10PPM 12pF	26	26	26	26	MHz

9 封装尺寸

9.1 SOT23-6L (2.92*1.60 mm)



Dimensions /mm			
SYMBOL	MIN	NOMINAL	MAX
A	-	-	1.25
A1	0.04	-	0.12
A2	1.00	1.10	1.20
A3	0.60	0.65	0.70
b	0.33	-	0.50
c	0.14	-	0.20
D	2.82	2.92	3.02
E	1.50	1.60	1.70
E1	2.60	2.80	3.00
e	0.95 BSC		
e1	1.90 BSC		
L1	0.59 REF		
L	0.35	0.45	0.60
θ	0°	-	8°

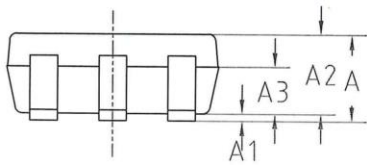


图 9-1: SOT23-6L 封装尺寸图

10 版本维护

版本	日期	描述
V1.0	2024.07.01	初始版
V1.0.1	2024.07.29	LBD 检测电压范围改为 2.0V-3.1V; 更新应用参考电路匹配参数表。