

# UM2007LB 用户手册

版本：V1.3



广芯微电子（广州）股份有限公司

<http://www.unicmicro.com/>

## 条款协议

本档的所有部分，其著作权归广芯微电子（广州）股份有限公司（以下简称广芯微电子）所有，未经广芯微电子授权许可，任何个人及组织不得复制、转载、仿制本档的全部或部分组件。本档没有任何形式的担保、立场表达或其他暗示，若有任何因本档或其中提及的产品所有资讯所引起的直接或间接损失，广芯微电子及所属员工恕不为其担保任何责任。除此以外，本档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

1. 本档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，广芯微电子不承担任何责任。
2. 在准备本档所记载的信息的过程中，广芯微电子已尽量做到合理注意，但是，广芯微电子并不保证这些信息都是准确无误的。用户因本档中所记载的信息的错误或遗漏而遭受的任何损失，广芯微电子不承担任何责任。
3. 对于因使用本档中的广芯微电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，广芯微电子不承担任何责任。本档所记载的内容不应视为对广芯微电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 使用本档中记载的广芯微电子产品时，应在广芯微电子指定的范围内，特别是在最大额定值、电源工作电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用广芯微电子产品而产生的故障或损失，广芯微电子不承担任何责任。
5. 虽然广芯微电子一直致力于提高广芯微电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，广芯微电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当广芯微电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。

## 目录

1	系统概述.....	1
2	功能框图.....	2
3	封装及引脚定义.....	3
3.1	封装引脚分布.....	3
3.2	引脚功能描述.....	3
4	寄存器定义.....	4
4.1	Reg04 (地址: 0x04 优化值: 0x0F) .....	4
4.2	Reg05 (地址: 0x05 优化值: 0x80) .....	4
4.3	Reg07 (地址: 0x07 优化值: 0x1F) .....	4
4.4	Reg08 (地址: 0x08 优化值: 0x35) .....	5
4.5	Reg09 (地址: 0x09 优化值: 0xC0) .....	5
4.6	Reg0B (地址: 0x0B 优化值: 0x00) .....	5
4.7	Reg0F (地址: 0x0F 优化值: 0x00) .....	6
4.8	Reg11 (地址: 0x11 优化值: 0x02) .....	6
4.9	Reg12 (地址: 0x12 优化值: 0x00) .....	7
4.10	Reg13 (地址: 0x13 优化值: 0x00) .....	7
4.11	Reg14 (地址: 0x14 优化值: 0x00) .....	7
4.12	Reg15 (地址: 0x15 优化值: 0x40) .....	8
4.13	Reg16 (地址: 0x16 优化值: 0x00) .....	8
4.14	Reg17 (地址: 0x17 优化值: 0x00) .....	8
4.15	Reg1B (地址: 0x1B 优化值: 0x92) .....	8
4.16	Reg1E (地址: 0x1E 优化值: 0x9B) .....	9
4.17	Reg1F (地址: 0x1F 优化值: 0x24) .....	9
4.18	Reg20 (地址: 0x20 优化值: 0x00) .....	10
4.19	Reg21 (地址: 0x21 优化值: 0x00) .....	10
4.20	Reg22 (地址: 0x22 优化值: 0x00) .....	10
4.21	Reg23 (地址: 0x23 优化值: 0x00) .....	10
4.22	Reg24 (地址: 0x24 优化值: 0x00) .....	10
4.23	Reg25 (地址: 0x25 优化值: 0x1F) .....	11
4.24	Reg26 (地址: 0x26 优化值: 0x08) .....	11
4.25	Reg27 (地址: 0x27 优化值: 0xBF) .....	11
4.26	Reg28 (地址: 0x28 优化值: 0x08) .....	12
4.27	Reg29 (地址: 0x29 优化值: 0x01) .....	12
4.28	Reg2A (地址: 0x2A 优化值: 0x00) .....	12
4.29	Reg2B (地址: 0x2B 优化值: 0x00) .....	12
4.30	Reg2C (地址: 0x2C 优化值: 0x00) .....	12

4.31	Reg2D (地址: 0x2D 优化值: 0x01)	12
4.32	Reg2E (地址: 0x2E 优化值: 0x07)	13
4.33	Reg2F (地址: 0x2F 优化值: 0x53)	13
4.34	Reg30 (地址: 0x30 优化值: 0x00)	13
4.35	Reg32 (地址: 0x32 优化值: 0x00)	13
4.36	Reg36 (地址: 0x36 优化值: 0x00)	14
4.37	Reg3F (地址: 0x3F 优化值: 0x00)	14
4.38	Reg3F (地址: 0x3F 优化值: 0x00)	14
4.39	Reg44 (地址: 0x44 优化值: 0x0C)	14
5	功能描述	15
5.1	OTP	15
5.2	编码	16
5.3	按键功能	17
5.3.1	普通模式	18
5.3.2	扫描模式	19
5.4	LED	20
5.5	低电压检测 (LBD)	20
5.6	功率放大器	21
5.7	自动跳频	21
5.8	频率综合器	22
6	芯片运行	23
6.1	TWI接口	23
6.2	运行状态	24
6.3	工作模式	24
7	数据包(Packet)	25
7.1	数据直通	25
7.1.1	在线配置模式	25
7.1.2	OTP 模式	26
7.2	数据包模式	26
7.2.1	数据包字段	27
7.2.2	数据包发射模式	30
8	应用参考	32
8.1	普通按键模式	32
8.2	按键扫描模式	33
8.3	+13dBm匹配参数	34
8.4	+18dBm匹配参数	35
9	封装尺寸	35
9.1	ESOP8 (4.9*3.9mm)	36

---

10	版本维护 .....	37
----	------------	----

Unichmicro

## 表目录

表 3-1: 引脚功能描述.....	3
表 5-1: OTP相关寄存器列表.....	16
表 5-2: 编码相关寄存器列表.....	16
表 5-3: 相关寄存器列表.....	17
表 5-4: Matrix模式, 按键与寄存器对应关系表.....	18
表 5-5: 扫描模式, 按键与寄存器对应关系表.....	19
表 5-6: LED相关寄存器列表.....	20
表 5-7: LBD相关寄存器描述.....	21
表 5-8: 自动跳频相关寄存器列表.....	21
表 5-9: 频率综合器相关寄存器列表.....	22
表 7-1: 数据直通模式相关寄存器.....	25
表 7-2: Preamble相关寄存器列表.....	27
表 7-3: Head/sync相关寄存器列表.....	28
表 7-4: ID/ADDR相关寄存器列表.....	28
表 7-5: Key Value相关寄存器列表.....	28
表 7-6: LBD Status相关寄存器列表.....	29
表 7-7: Stop bit相关寄存器列表.....	30
表 7-8: 分组发射模式相关寄存器列表.....	30
表 7-9: 固定长包模式相关寄存器列表.....	31
表 7-10: 超时退出模式相关寄存器列表.....	31
表 8-1: +13dBm天线匹配参数表.....	34
表 8-2: +18dBm天线匹配参数表.....	35

## 图目录

图 2-1: 功能框图 .....	2
图 3-1: ESOP8封装引脚分布图 .....	3
图 5-1: 芯片唤醒流程 .....	15
图 5-2: 配置OTP流程 .....	15
图 5-3: 普通模式示意图 .....	18
图 5-4: 扫描模式示意图 .....	19
图 6-1: TWI接口时序图 .....	23
图 6-2: 芯片运行状态图 .....	24
图 7-1: 数据直通时序图 .....	26
图 7-2: 包格式结构图 .....	27
图 8-1: 普通按键模式应用原理图 .....	32
图 8-2: 按键扫描模式应用原理图 .....	33
图 9-1: ESOP8封装尺寸图 .....	36

# 1 系统概述

UM2007LB 是一款工作于 200MHz ~ 960MHz 频段的单片集成、高性能、可独立运行的 OOK 发射器。内部集成的 OTP 方便用户对各种射频参数以及特色功能进行编程。该芯片以其高集成度和低功耗的设计，特别适用于低成本，低功耗，电池驱动的无线发射应用。

UM2007LB 的工作载波频率是由一个低噪声小数分频频率综合器产生，频率精度可以达到 198Hz。内部集成的 VCO 自动校准机制可以保证不同工作频点的快速切换。

## 典型应用:

- 工业传感和工业控制
- 红外发射器替代
- 无线照明控制系统
- 远程控制，无线玩具
- 遥控门禁系统 (RKE)
- 智能家居
- 无线报警和安全系统

## 2 功能框图

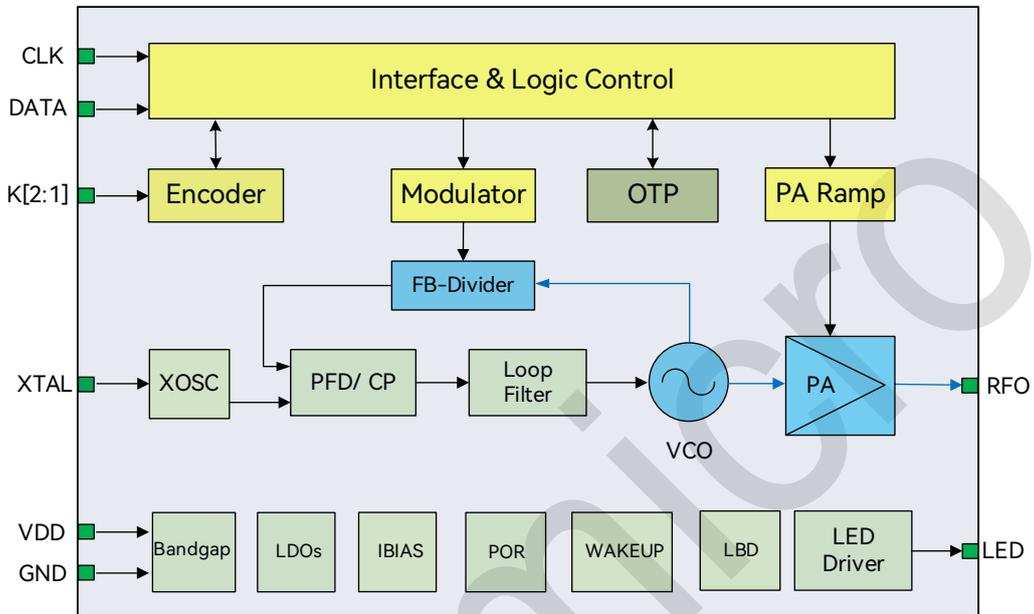


图 2-1: 功能框图

## 3 封装及引脚定义

### 3.1 封装引脚分布

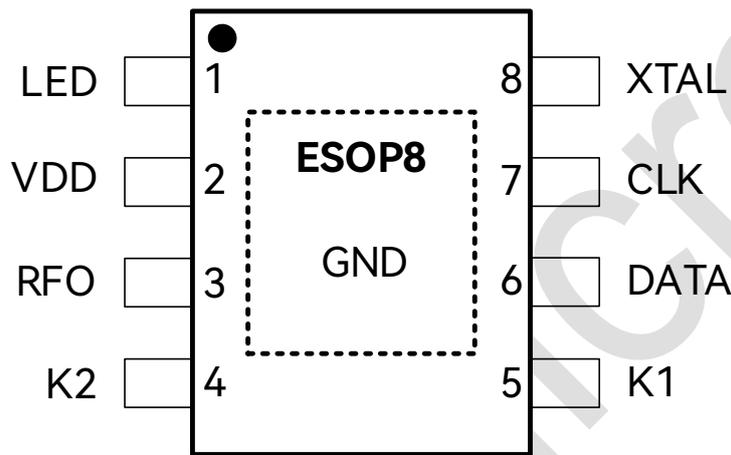


图 3-1: ESOP8 封装引脚分布图

### 3.2 引脚功能描述

表 3-1: 引脚功能描述

引脚编号	管脚名称	IO 类型	睡眠状态	功能描述
0	GND	G	-	地
1	LED	DO	HZ	LED 驱动, 开漏输出
2	VDD	P	-	1.9V ~ 3.6V 电源电压输入
3	RFO	RFO	-	射频输出
4	K2	DI	-	按键 2
5	K1	DI	-	按键 1
6	DATA	DIO	HZ	数据输入输出端口
7	CLK	DI	HZ	时钟输入
8	XTAL	AI	-	晶振输入

注: RF——射频信号; A——模拟信号; D——数字信号; I——Input; O——Output; G——Ground;

P——Power; PU——pull up 上拉; PD——pull down 下拉; HZ——高阻状态。

## 4 寄存器定义

### 4.1 Reg04 (地址: 0x04 优化值: 0x0F)

Bit	Name	Type	Description	Default
7:0	preamble_byte_len	R/W	Preamble 长度	8'h0F

### 4.2 Reg05 (地址: 0x05 优化值: 0x80)

Bit	Name	Type	Description	Default
7:4	Reserved	-	-	4'h8
3:0	lbd_volt	R/W	LBD 电压设置: 0000: 2.0V 0001: 2.1V ..... 1011: 3.1V (max.)	4'h0

### 4.3 Reg07 (地址: 0x07 优化值: 0x1F)

Bit	Name	Type	Description	Default
7:5	Reserved	-	-	3'b000
4:0	pa_gainf	R/W	PA 输出功率控制字 1: 00000: 最小 ..... 11111: 最大	5'h1F

#### 4.4 Reg08 (地址: 0x08 优化值: 0x35)

Bit	Name	Type	Description	Default
7	Reserved	-	-	1'b0
6:4	vb_pdrv	R/W	PA 驱动级偏置电压: 000: 最小 111: 最大	3'b011
3:0	pa_gainc	R/W	PA GAIN 配置: 0000: 最小 ..... 1111: 最大	4'h5

#### 4.5 Reg09 (地址: 0x09 优化值: 0xC0)

Bit	Name	Type	Description	Default
7:6	starup_wait_time	R/W	唤醒等待稳定时间: 00: 0ms 01: 5ms 10: 10ms 11: 15ms	2'b11
5:0	Reserved	-	-	6'h0

#### 4.6 Reg0B (地址: 0x0B 优化值: 0x00)

Bit	Name	Type	Description	Default
7	lbd_en	R/W	数据包模式含有 LBD 状态: 0: 不包含 1: 包含	1'b0
6	txgap_paoff	R/W	数据包模式发送间隔是否关闭 PA: 0: 不关闭 1: 关闭	1'b0
5	pacomp_en	R/W	扫描供电电压值, 自动补偿 PA 功率: 0: Disable 1: Enable	1'b0

Bit	Name	Type	Description	Default
4	ldb_data_mode	R/W	Reg0B[7]=1 时, LBD 数据选择: 0: 1 个 bit LBD 状态 1: 4 个 bit 电压值	1'b0
3:0	Reserved	-	-	4'h0

#### 4.7 Reg0F (地址: 0x0F 优化值: 0x00)

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b00
5	led_gpio_level	R/W	控制 LED 输出电平: 0: Low 1: High	1'b0
4	led_en	R/W	LED 功能使能: 0: Disable 1: Enable	1'b0
3:2	Reserved	-	-	2'b00
1:0	led_cur_sel	R/W	LED 电流选择: 00: 5mA 01: 10mA 10: 15mA 11: 20mA	2'b00

#### 4.8 Reg11 (地址: 0x11 优化值: 0x02)

Bit	Name	Type	Description	Default
7:5	direct_stop_max	R/W	连续 symbols 进入睡眠: 000: 64 symbols 001: 128 symbols ..... 111: 512 symbols	3'b000
4	direct_mode	R/W	直通模式选择, 选择从 Data 输入作为数据直接调制射频输出: 0: 编码模式 1: 直通模式	1'b0

Bit	Name	Type	Description	Default
3	direct_sleep_sel	R/W	直通模式时，选择进入 sleep 状态的方式： 0: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平时，进入 sleep 1: 检测到调制数据为 direct_stop_max 个 symbol 的连续低电平后，再等待高电平进入 sleep	1'b0
2:0	Reserved	-	-	3'b010

#### 4.9 Reg12 (地址: 0x12 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[7:0]	R/W	rf_ch_freq[29:0]信道频率分频比设置，低 22 位为小数部分。 rf_ch_freq= rf_freq/ref_freq (保留 22 位小数)。 rf_freq 为信道频率，ref_freq 为晶振参考频率。	8'h00

#### 4.10 Reg13 (地址: 0x13 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[15:8]	R/W	参考 Reg12 描述	8'h00

#### 4.11 Reg14 (地址: 0x14 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	rf_ch_freq[23:16]	R/W	参考 Reg12 描述	8'h00

## 4.12 Reg15 (地址: 0x15 优化值: 0x40)

Bit	Name	Type	Description	Default
7:6	lo_div	R/W	PLL LO 分频模式设置: 00: 800MHz~1GHz 频段 01: 400MHz~500MHz 频段 10: 267MHz~350MHz 频段 11: 200MHz~250MHz 频段	2'b01
5:0	rf_ch_freq[29:24]	R/W	参考 Reg12 描述	6'h00

## 4.13 Reg16 (地址: 0x16 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	ch_step[7:0]	R/W	信道频率 STEP 的分频比设置 ch_step[15:0]: step=step_freq/ref_freq (保留 20 位小数, 取低 14 位作为 ch_step 的配置) step_freq 为信道 step 的频率, ref_freq 为参考频率	8'h00

## 4.14 Reg17 (地址: 0x17 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	ch_step[15:8]	R/W	参考 Reg16 描述	8'h00

## 4.15 Reg1B (地址: 0x1B 优化值: 0x92)

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b10
5	freq_hop_en	R/W	跳频使能, 必须 tx_cyc_num 不为 0 时才有效	1'b0
4:2	hop_num	R/W	跳频时频道数量	3'b100
1:0	Reserved	-	-	2'b10

## 4.16 Reg1E (地址: 0x1E 优化值: 0x9B)

Bit	Name	Type	Description	Default
7	Reserved	-	-	1'b1
6	key_scan_mode	R/W	按键模式: 0: 普通模式 1: 扫描模式	1'b0
5:4	scan_wait	R/W	按键扫描模式扫描等待时间: 00: 2μs 01: 4μs 10: 8μs 11: 16μs	2'b01
3	keyval_en	R/W	发射的数据包含键值: 0: 不包括 1: 包括	1'b1
2:0	keyval_num	R/W	发射的键值数据宽度: 000: 1bit 001: 2bits ..... 111: 8bits	3'b011

## 4.17 Reg1F (地址: 0x1F 优化值: 0x24)

Bit	Name	Type	Description	Default
7:2	Reserved	R/W	-	6'h24
1	data_inv	R/W	Button 映射后的数据是否按 bit 翻转: 0: 不取反 1: 取反	1'b0
0	keydata_flush	R/W	0: 仅扫描一次按键 1: 在使能分组发射时, 每次发射新的组时重新扫描按键	1'b0

#### 4.18 Reg20 (地址: 0x20 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	tx_cyc_num	R/W	分组发射: 0: 不分组。每次发射包数量由 pkt_num 定义, 可以理解为一组 其它: 分组数量为 tx_cyc_num+1 组	8'h00

#### 4.19 Reg21 (地址: 0x21 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	code_addr[7:0]	R/W	数据帧的地址域, 最低位先发送	8'h00

#### 4.20 Reg22 (地址: 0x22 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	code_addr[15:8]	R/W	数据帧的地址域, 最低位先发送	8'h00

#### 4.21 Reg23 (地址: 0x23 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	code_addr[23:16]	R/W	数据帧的地址域, 最低位先发送	8'h00

#### 4.22 Reg24 (地址: 0x24 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	code_addr[31:24]	R/W	数据帧的地址域, 最低位先发送	8'h00

### 4.23 Reg25 (地址: 0x25 优化值: 0x1F)

Bit	Name	Type	Description	Default
7:5	sumpkt_num	R/W	在发射非固定包数量模式时, 最大发包数量, 超出会进入 sleep: 000: 0 关闭功能, 不会睡眠 001: 8s ..... 111: 56s	3'b000
4:0	addr_len	R/W	发射地址比特数量	5'h1F

### 4.24 Reg26 (地址: 0x26 优化值: 0x08)

Bit	Name	Type	Description	Default
7:0	pkt_interval	R/W	包和包之间的等待间隔 (采用时序逻辑间隔最低 2symbols)	8'h08

### 4.25 Reg27 (地址: 0x27 优化值: 0xBF)

Bit	Name	Type	Description	Default
7	Reserved	-	-	1'b1
6	pkt_num_per_p	R/W	数据包模式下, 按键发射选择 0: 一直按一直发, 并保证最低 pkt_num 个包 1: 每次不管按多长时间键盘就发配置的包数 pkt_num	1'b0
5	sync_en	R/W	sync 数据段使能: 0: Disable 1: Enable	1'b1
4:0	sync_len	R/W	sync 数据长度 (bit), 有效 n+1	5'h1F

**4.26 Reg28 (地址: 0x28 优化值: 0x08)**

Bit	Name	Type	Description	Default
7:0	pkt_num[7:0]	R/W	按键一次发送的固定包个数, 最大 256 个包	8'h08

**4.27 Reg29 (地址: 0x29 优化值: 0x01)**

Bit	Name	Type	Description	Default
7:0	sync_data[7:0]	R/W	sync 数据, 最低位开始发送	8'h01

**4.28 Reg2A (地址: 0x2A 优化值: 0x00)**

Bit	Name	Type	Description	Default
7:0	sync_data[15:8]	R/W	sync 数据, 最低位开始发送	8'h00

**4.29 Reg2B (地址: 0x2B 优化值: 0x00)**

Bit	Name	Type	Description	Default
7:0	sync_data[23:16]	R/W	sync 数据, 最低位开始发送	8'h00

**4.30 Reg2C (地址: 0x2C 优化值: 0x00)**

Bit	Name	Type	Description	Default
7:0	sync_data[31:24]	R/W	sync 数据, 最低位开始发送	8'h00

**4.31 Reg2D (地址: 0x2D 优化值: 0x01)**

Bit	Name	Type	Description	Default
7:0	symb_bit0	R/W	数据 0 编码	8'h01

### 4.32 Reg2E (地址: 0x2E 优化值: 0x07)

Bit	Name	Type	Description	Default
7:0	symb_bit1	R/W	数据 1 编码	8'h07

### 4.33 Reg2F (地址: 0x2F 优化值: 0x53)

Bit	Name	Type	Description	Default
7:6	preamble_data	R/W	preamble 数据: 01: 0x55 10: 0xAA	2'b01
5	preamble_mode	R/W	preamble 模式: 0: 每包发一个 Preamble 1: 每组发一个 Preamble	1'b0
4	preamble_en	R/W	preamble 数据使能: 0: Disable 1: Enable	1'b1
3	stop_bit_en	R/W	停止位使能, 停止位数据配置同 sync: 0: Disable 1: Enable	1'b0
2:0	symb_bit_len	R/W	数据 0、1 的编码长度, n+1	3'b011

### 4.34 Reg30 (地址: 0x30 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	key_value1	R/W	按键值配置	8'h00

### 4.35 Reg32 (地址: 0x32 优化值: 0x00)

Bit	Name	Type	Description	Default
7:0	key_value2	R/W	按键值配置	8'h00

**4.36 Reg36 (地址: 0x36 优化值: 0x00)**

Bit	Name	Type	Description	Default
7:0	key_value3	R/W	按键值配置	8'h00

**4.37 Reg3F (地址: 0x3F 优化值: 0x00)**

Bit	Name	Type	Description	Default
7:6	Reserved	-	-	2'b00
5	prog_done	R	OTP 编程完成标志位	1'b0
4	read_done	R	OTP 读入到寄存器完成标志位	1'b0
3:0	Reserved	R	-	4'h0

**4.38 Reg3F (地址: 0x3F 优化值: 0x00)**

Bit	Name	Type	Description	Default
7	debug_reg_en	R/W	写'1'后, 寄存器地址翻页	1'b0
6	otp_program	W	在 TWI 接口使能后, 写该位'1', 请求把所有寄存器数据烧写到 OTP, 完成后该位自动清 0	1'b0
5	otp_read	W	在 TWI 接口使能后, 写该位'1'后, 请求从 OTP 读取数据到寄存器, 完成后该位自动清 0	1'b0
4	tx_cmd	W	在 TWI 接口使能后, 写该位'1'使能一次发射数据包	1'b0
3	Reserved	W	-	1'b0
2	dig_rst	W	写'1'复位整个数字模块	1'b0
1	twi_off	W	写'1'关闭 TWI 接口	1'b0
0	twi_rst	W	写'1'复位 TWI 接口模块	1'b0

**4.39 Reg44 (地址: 0x44 优化值: 0x0C)**

Bit	Name	Type	Description	Default
7:4	Reserved	-	-	4'h0
3:0	lbd_data	R	电压值	4'hC

## 5 功能描述

### 5.1 OTP

One Time Programmable 简称 OTP，一次性编程。芯片内置 63 字节 OTP，用于保存寄存器值。芯片唤醒后 OTP 接口模块产生读时序自动从 OTP 读出数据到寄存器组。芯片唤醒流程如下图所示：

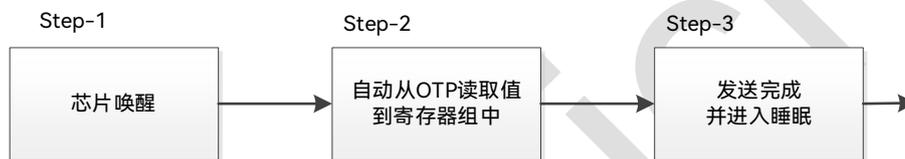


图 5-1：芯片唤醒流程

OTP 中的数据在 TWI 模式期间进行烧录，TWI 接口可发出 OTP 的读写命令，将寄存器中的数据写到 OTP，也可以从 OTP 中读取数据输出到寄存器，烧录过程如下图所示：

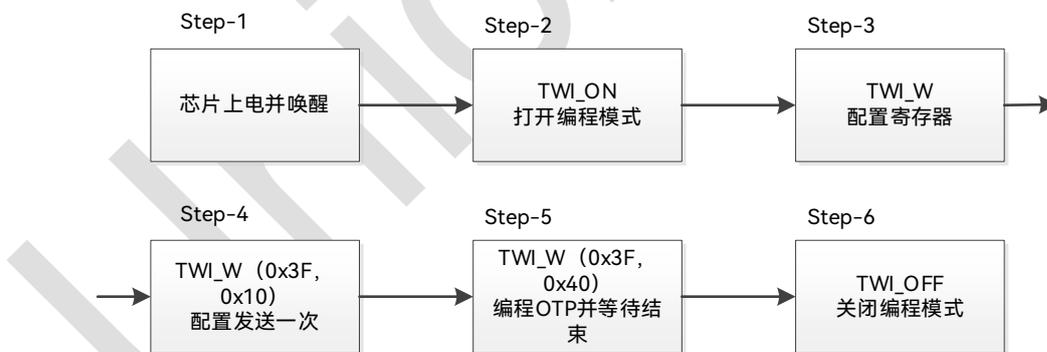


图 5-2：配置 OTP 流程

- TWI\_W(0x3F,0x20)为发送 OTP 读命令，芯片会从 OTP 中读取数据写入到寄存器中，大概持续时间为 135 $\mu$  s 左右。
- TWI\_W(0x3F,0x40)为发送 OTP 编程命令，芯片按地址逐 bit 进行编程 OTP，单个 bit 的编程时间约为 320 $\mu$  s，则最大编程时间约为 63\*8\*320 $\mu$  s。
- 可以通过 TWI\_R(0x3F)读取 Reg3F，可判定 OTP 读和编程是否结束，bit4 是读结束标志

状态，bit5 是编程完成的标志状态。

相关的寄存器如下表所示：

表 5-1: OTP 相关寄存器列表

Reg	Bit	Name	Type	Description
0x3F	6	otp_program	W	在 TWI 接口使能后，写该位‘1’，请求把所有寄存器数据烧写到 OTP，完成后该位自动清 0
	5	otp_read	W	在 TWI 接口使能后，写该位‘1’后，请求从 OTP 读取数据到寄存器，完成后该位自动清 0
		prog_done	R	OTP 编程完成标志位
	4	read_done	R	OTP 读入到寄存器完成标志位

## 5.2 编码

数据包模式下，支持 527、1527、2240、2262 等多种编码格式，同时支持用户自定义编码。通过设置编码的长度和数据编码的编码值进行编码，编码数据从低位开始发射。编码的范围包括 ID/ADDR、KEY、LDB Status 三个区域。

相关寄存器如下表所示：

表 5-2: 编码相关寄存器列表

Reg	Bit	Name	Type	Description
0x2F	2:0	symb_bit_len	R/W	数据 0、1 的编码长度，n+1
0x2D	7:0	symb_bit0	R/W	数据 0 编码
0x2E	7:0	symb_bit1	R/W	数据 1 编码

例如 1527 编码：

配置如下：

Reg0x27[4:0]=0x1F;

Reg29=0x01;

Reg2A=0x00;

Reg2B=0x00;

Reg2C=0x00;

Reg2F[2:0]=0x03;

Reg2D=0x01;

Reg2E=0x07;

其中: Reg27/29/2A/2B/2C 为同步字设置, 不参与编码, 作为 1527 协议头, 从低位开始发送。  
Reg2F/2D/2E 为 ID/ADDR、KEY、LDB Status 三个区域的数据编码设置, 编码长度设置为 4 (Reg2F[2:0]+1), 数据位为 0 的编码为 0001(Reg2D=0x01), 数据位编码为 1 的编码为 0111(Reg2E=0x07), 从低位开始发射。

### 5.3 按键功能

UM2007LB 的按键功能支持普通模式和扫描模式, 普通模式支持 2 个独立按键, 扫描模式支持 3 个按键, 同时所有的按键都具备唤醒功能。在分组发射时支持每组发射完成后重新扫描按键状态。当有按键操作时, 芯片会从休眠状态下唤醒进入工作状态并根据特定的配置发射出相应的数据, 发射完成后进入睡眠状态。

相关寄存器如下表所示:

表 5-3: 相关寄存器列表

Reg	Bit	Name	Type	Description
0x1E	6	key_scan_mode	R/W	按键模式: 0: 普通模式 1: 扫描模式
	5:4	scan_wait	R/W	按键扫描模式扫描等待时间: 00: 2 $\mu$ s 01: 4 $\mu$ s 10: 8 $\mu$ s 11: 16 $\mu$ s
	3	keyval_en	R/W	发射的数据包含键值: 0: 不包括 1: 包括
	2:0	keyval_num	R/W	发射的键值数据宽度: 000: 1bit 001: 2bits ..... 111: 8bits

Reg	Bit	Name	Type	Description
0x1F	1	data_inv	R/W	Button 映射后的数据是否按 bit 翻转： 0: 不取反 1: 取反
	0	keydata_flush	R/W	0: 仅扫描一次按键 1: 在使能分组发射时，每次发射新的组时重新扫描按键
0x30	7:0	key_value1	R/W	按键值配置
0x32	7:0	key_value2	R/W	按键值配置
0x36	7:0	key_value3	R/W	按键值配置

### 5.3.1 普通模式

普通模式最高支持 2 个独立按键，如图为普通模式示意图：

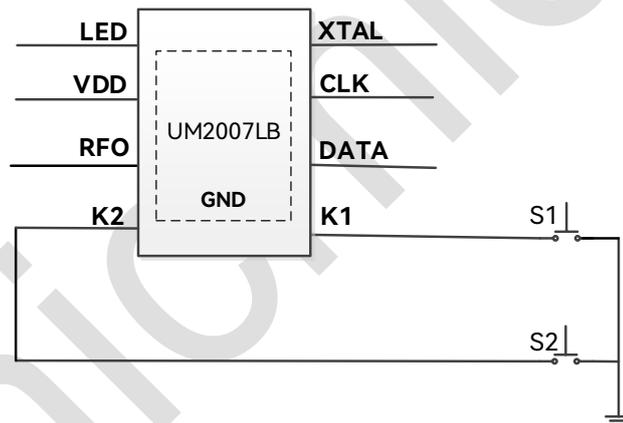


图 5-3: 普通模式示意图

在普通模式中，按钮键值与寄存器映射，可支持同时按下 2 个按键，如下表所示，按键表显示‘1’表示按键按下，数据包发射时，Key Value 字段发射的数据为按键映射的寄存器的值。

表 5-4: Matrix 模式，按键与寄存器对应关系表

Key		Reg
S1	S2	
1	0	0x30
0	1	0x32
1	1	0x36

当 S1 按下，S2 未按下时，Key Value 字段发射的数据位 Reg30 寄存器值。

当 S1 未按下，S2 按下时，Key Value 字段发射的数据位 Reg32 寄存器值。

当 S1、S2 同时按下时，Key Value 字段发射的数据位 Reg36 寄存器值。

### 5.3.2 扫描模式

扫描模式最高可支持 3 个按键，支持修改扫描等待时间，如图为扫描按键模式示意图：

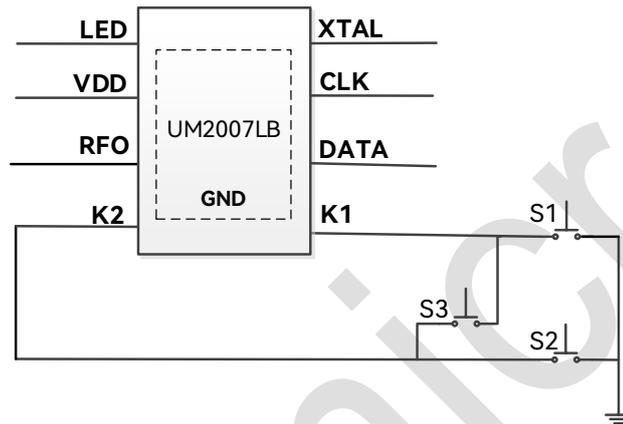


图 5-4：扫描模式示意图

在扫描模式中，按钮键值与寄存器映射，如下表所示，按键表显示‘1’表示按键按下，数据包发射时，Key Value 字段发射的数据为按键映射的寄存器的值。

表 5-5：扫描模式，按键与寄存器对应关系表

Key			Reg
S1	S2	S3	
1	0	0	0x30
0	1	0	0x32
0	0	1	0x36
1	1	0	0x30
1	0	1	0x30
0	1	1	0x32
1	1	1	0x30

当 S1 按下，S2/S3 未按下时，Key Value 字段发射的数据位 Reg30 寄存器值。

当 S2 按下，S1/S3 未按下时，Key Value 字段发射的数据位 Reg32 寄存器值。

当 S3 按下，S1/S2 未按下时，Key Value 字段发射的数据位 Reg36 寄存器值。

当同时按下 2 个或以上按键时，按键扫描优先级按 S1、S2、S3，按优先级扫描 Key Value 字段发射的数据对应寄存器值。

## 5.4 LED

当 LED 功能使能时，芯片发射信号期间 LED 会长亮。当信号发射结束，LED 会自动关闭。LED 驱动为开漏输出，驱动能力可以通过寄存器或 OTP 进行配置，总共有 5mA、10mA、15mA、20mA 四个挡位。相关寄存器如下表所示：

表 5-6: LED 相关寄存器列表

Reg	Bit	Name	Type	Description
0x0F	5	led_gpio_level	R/W	控制 LED 输出电平： 0: Low 1: High
	4	led_en	R/W	LED 功能使能： 0: Disable 1: Enable
	1:0	led_cur_sel	R/W	LED 电流选择： 00: 5mA 01: 10mA 10: 15mA 11: 20mA

## 5.5 低电压检测 (LBD)

当 LBD 功能使能，芯片发射信号之前会对电源电压进行检测，可通过 TWI 接口读取电压值，实际电压值=2.0V+Reg44[3:0]。LBD 可以在 2.0~3.1V 范围内设定阈值，分辨率为 0.1V，当电源电压低于设定的阈值时，如果数据包模式包含了 LBD 状态且 LBD 数据选择 1bit 的数据状态，状态会发生改变。

相关寄存器如下表所示：

表 5-7: LBD 相关寄存器描述

Reg	Bit	Name	Type	Description
0x05	3:0	lbd_volt	R/W	LBD 电压设置: 0000: 2.0V 0001: 2.1V ..... 1011: 3.1V (max.)
0x0B	7	lbd_en	R/W	数据包模式含有 LBD 状态: 0: 不包含 1: 包含
	4	ldb_data_mode	R/W	Reg0B[7]=1 时, LBD 数据选择: 0: 1 个 bit LBD 状态 1: 4 个 bits 电压值
0x44	3:0	lbd_data	R	电压值

## 5.6 功率放大器

芯片内部集成了高效率的单端功率放大器, 输出功率可在-20dBm ~ +18dBm 范围内调节, 调节步进为 1dB; 为了降低 PA 在开启或关闭瞬间在载波频率附近产生多余的频谱杂散, 芯片内部引入了 PA 缓慢升降 (PA Ramping) 机制。缓变时间和功率步进可通过寄存器或 OTP 进行配置。

## 5.7 自动跳频

在数据包模式, 配置分组发射并使能自动跳频功能, 需设置分组数量大于跳频通道的数量, 在发射时, 每发射完成一组数据, 会自动跳频到下一通道发射, 当跳频通道都发射完成时, 循环到通道 0 继续跳频发射, 相关寄存器如下表所示:

表 5-8: 自动跳频相关寄存器列表

Reg	Bit	Name	Type	Description
0x1B	5	freq_hop_en	R/W	跳频使能, 必须 tx_cyc_num 不为 0 时才有效
	4:2	hop_num	R/W	跳频时频道数量
0x20	7:0	tx_cyc_num	R/W	分组发射: 0: 不分组。每次发射包数量由 pkt_num 定义, 可以理解为一组 其它: 分组数量为 tx_cyc_num+1 组

Reg	Bit	Name	Type	Description
0x16	7:0	ch_step[7:0]	R/W	信道频率 STEP 的分频比设置: ch_step[15:0]: step=step_freq/ref_freq (保留 20 位小数, 取低 14 位作为 ch_step 的配置) step_freq 为信道 step 的频率, ref_freq 为晶振频率
0x17	7:0	ch_step[15:8]	R/W	参考 Reg16 描述

## 5.8 频率综合器

芯片内部集成了高精度的 Sigma-Delta 小数分频频率综合器, 在 200~960MHz 范围内产生精准的载波频率。相关寄存器如下表所示:

表 5-9: 频率综合器相关寄存器列表

Reg	Bit	Name	Type	Description
0x12	7:0	rf_ch_freq[7:0]	R/W	rf_ch_freq[29:0]信道频率分频比设置, 低 22 位为小数部分。 rf_ch_freq= rf_freq/ref_freq (保留 22 位小数)。 rf_freq 为信道频率, ref_freq 为晶振参考频率。
0x13	7:0	rf_ch_freq[15:8]	R/W	参考 Reg12 描述
0x14	7:0	rf_ch_freq[23:16]	R/W	参考 Reg12 描述
0x15	7:6	lo_div	R/W	PLL LO 分频模式设置: 00: 800MHz~1GHz 频段 01: 400MHz~500MHz 频段 10: 267MHz~350MHz 频段 11: 200MHz~250MHz 频段
	5:0	rf_ch_freq[29:24]	R/W	参考 Reg12 描述

## 6 芯片运行

### 6.1 TWI 接口

Two-Wire Interface 简称 TWI, 包括时钟接口 CLK 和双向数据接口 DATA, CLK 下降沿采样数据。一个完整的 W/R 过程有十六个时钟周期。前八个周期, DATA 是输入口; 后八个周期如果是写过程, DATA 是输入口; 如果是读过程, DATA 是输出口。W/R 的时序如下图:

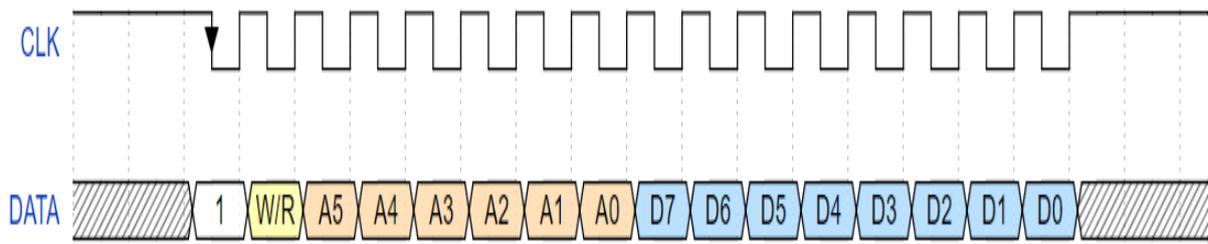


图 6-1: TWI 接口时序图

注:

- 时钟应该运行在 5MHz 以下, 下降沿采样。
- 前 8 个周期为读写控制和地址位 A[5:0], 其中 W/R 为 1 表示写过程, 为 0 时表示读过程。
- 写操作中 D[7:0] 为待写入数据, 读操作中 D[7:0] 从芯片中读出数据。
- TWI\_ON (发送 50 个连续的 0, 共 50 个时钟的数据) 可用于复位 TWI 电路同时也进入编程模式, 以便在遇到未知错误的时候恢复 TWI 功能。
- SOFT\_RST (发送 0xFF04, 共十六个时钟的数据) 可用于复位除 TWI 电路以外的所有数字电路。
- TWI\_RST (发送 50 个连续的 0, 共 50 个时钟的数据) 可用于复位 TWI 接口模块。
- TWI\_OFF 是退出编程模式, 即发送 0xFF02, 关闭编程模式。

## 6.2 运行状态

芯片上电后默认进入睡眠状态，芯片唤醒等 XTAL 稳定后，会自动读取 OTP 数据写入寄存器。如果是在线配置模式，通过 TWI 写入配置后可进行发射数据，最后发送 TWI OFF 退出配置模式进入睡眠状态。如果是 OTP 模式，唤醒后校准 VCO 后发射数据，发射完成后芯片自动进入睡眠状态。

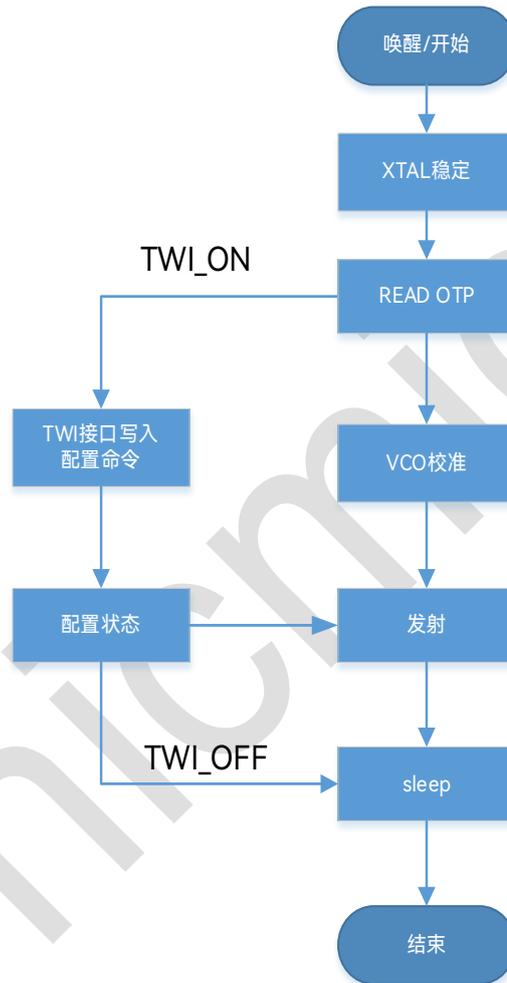


图 6-2：芯片运行状态图

## 6.3 工作模式

UM2007LB 支持 2 种工作模式：在线配置模式和 OTP 模式。在线模式是在发射前 MCU 通过 TWI 接口配置寄存器后进行发射；OTP 模式是通过烧录器预先对芯片配置进行烧录，芯片唤醒后自动进行配置后进行发射。

## 7 数据包(Packet)

UM2007LB 支持数据直通模式和数据包模式。

### 7.1 数据直通

数据直通是指唤醒芯片后数据通过 Data 引脚输入，芯片将数据经过调制后发射，发射完成后进入睡眠。

相关寄存器如下：

表 7-1: 数据直通模式相关寄存器

Reg	Bit	Name	Type	Description
0x11	7:5	direct_stop_max	R/W	连续 symbols 进入睡眠: 000: 64 symbols 001: 128 symbols ..... 111: 512 symbols
	4	direct_mode	R/W	直通模式选择, 选择从 KEY 的输入作为数据直接调制射频输出: 0: 编码模式 1: 直通模式
	3	direct_sleep_sel	R/W	直通模式时, 选择进入 sleep 状态的方式: 0: 检测到调制数据为 direct_stop_max ↑ symbol 的连续低电平时, 进入 sleep 1: 检测到调制数据为 direct_stop_max ↑ symbol 的连续低电平后, 再等待高电平进入 sleep
0x3F	4	tx_cmd	W	在 TWI 接口使能后, 写该位'1'使能一次发射数据包

#### 7.1.1 在线配置模式

在线配置模式是指通过 K1 或 K2 引脚电平变化唤醒芯片, 等待芯片和晶振稳定后, 通过 TWI 时序打开 TWI 接口配置芯片寄存器, 配置所有寄存器后通过写 Reg3F=0x10 启动发射, 数据再通过

DATA 引脚输入，PA 将数据经过调制后发送出去，数据传输结束后，通过 TWI\_OFF 命令退出编程模式，进入睡眠状态。

## 7.1.2 OTP 模式

OTP 模式是指预先使用上位机和烧录器对寄存器配置进行 OTP 烧录后。发射数据通过 DATA 脚输入，PA 将数据经过调制后发送出去。DATA 脚的电平变化可唤醒芯片，唤醒的触发方式为上边沿触发。DATA 脚拉低一段时间（大于  $t_{STOP}$ ）可让芯片进入睡眠状态，其  $t_{STOP}$  时间可配置。

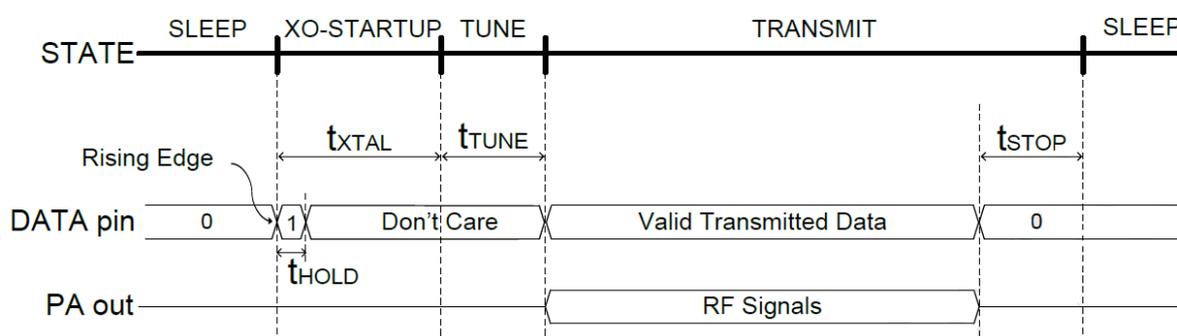


图 7-1: 数据直通时序图

如上图所示，当检测到 DATA 引脚上的上升沿 (DATA 引脚变化后的状态至少持续 10 ns ( $t_{HOLD}$ )) 时，芯片会从休眠状态进入 XO-STARTUP 状态，稳定一段时间后（大于  $t_{XTAL}$  和  $t_{TUNE}$  的总和），就可以把数据输出到 DATA 脚进行发射。从  $t_{HOLD}$  结束后到  $t_{TUNE}$  结束前，DATA 引脚的逻辑状态为“Don't Care”。在 TRANSMIT 状态下，PA 将输入数据调制后发送出去。如若需要结束传输，用户可以拉低 DATA 脚令芯片进入睡眠状态。

## 7.2 数据包模式

数据包模式仅支持在 OTP 模式，通过上位机配置和烧录器预先烧录配置，当按键按下时唤醒芯片，根据配置的数据包格式，数据从低位开始发射，发射完成后自动进入睡眠。

数据包模式支持数据编码，可支持 527、1527、2240、2262 等多种编码格式，同时支持用户自定义编码，包格式设置比较灵活，数据包格式如下图：

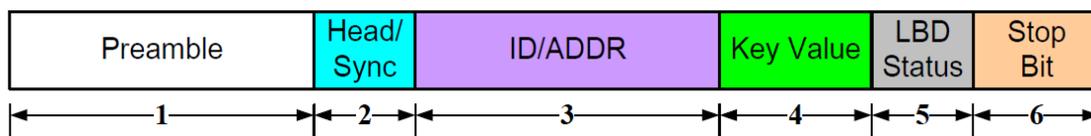


图 7-2: 包格式结构图

数据包模式包含了以上六个可选部分，每部分都支持用户灵活配置，除 ID/ADDR 必须配置外，其他数据字段可以使能或关闭。发射时会按照图 7-2 包结构 1、2、3、4、5、6 的顺序进行，而且各部分数据均从低位开始发送。数据包结构中的 3、4、5 可进行编码，bit logic 编码宽度为 1~8 symbols。

## 7.2.1 数据包字段

### 7.2.1.1 Preamble

Preamble 支持独立使能，在发射时支持每包发射一次 Preamble 或者每组发射一次 Preamble。

Preamble 相关的寄存器如下表所示：

表 7-2: Preamble 相关寄存器列表

Reg	Bit	Name	Type	Description
0x04	7:0	preamble_byte_len	R/W	Preamble 长度
0x2F	7:6	preamble_data	R/W	Preamble 数据: 01: 0x55 10: 0xAA
	5	preamble_mode	R/W	Preamble 模式: 0: 每包发一个 Preamble 1: 每组发一个 Preamble
	4	preamble_en	R/W	Preamble 数据使能: 0: Disable 1: Enable

### 7.2.1.2 Head/sync

Head/sync 支持独立使能，并且长度可设（单位：bit），芯片发射按照设置的长度从低位开始发射。Head/sync 相关的寄存器如下表所示：

表 7-3: Head/sync 相关寄存器列表

Reg	Bit	Name	Type	Description
0x27	5	sync_en	R/W	sync 数据段使能： 0: Disable 1: Enable
	4:0	sync_len	R/W	sync 数据长度 (bit)，有效 n+1
0x29	7:0	sync_data[7:0]	R/W	sync 数据，最低位开始发送
0x2A	7:0	sync_data[15:8]	R/W	sync 数据，最低位开始发送
0x2B	7:0	sync_data[23:16]	R/W	sync 数据，最低位开始发送
0x2C	7:0	sync_data[31:24]	R/W	sync 数据，最低位开始发送

### 7.2.1.3 ID/ADDR

ID/ADDR 不支持独立使能，发射长度可设，从低位开始发射。并且支持 1527、2262 等编码及自定义的编码格式，相关寄存器如下表如下：

表 7-4: ID/ADDR 相关寄存器列表

Reg	Bit	Name	Type	Description
0x25	4:0	addr_len	R/W	发射地址比特数量
0x21	7:0	code_addr[7:0]	R/W	数据帧的地址域，最低位先发送
0x22	7:0	code_addr[15:8]	R/W	数据帧的地址域，最低位先发送
0x23	7:0	code_addr[23:16]	R/W	数据帧的地址域，最低位先发送
0x24	7:0	code_addr[31:24]	R/W	数据帧的地址域，最低位先发送

### 7.2.1.4 Key Value

Key Value 支持独立使能，发射时是否包含键值，并且发射键值的数据宽度可设，从低位开始发射，并且支持 1527、2262 等编码及自定义的编码格式，相关寄存器如下表所示：

表 7-5: Key Value 相关寄存器列表

Reg	Bit	Name	Type	Description
-----	-----	------	------	-------------

Reg	Bit	Name	Type	Description
0x1E	3	keyval_en	R/W	发射的数据包含键值: 0: 不包括 1: 包括
	2:0	keyval_num	R/W	发射的键值数据宽度: 000: 1bit 001: 2bits ..... 111: 8bits
0x30	7:0	key_value1	R/W	按键值配置
0x32	7:0	key_value2	R/W	按键值配置
0x36	7:0	key_value3	R/W	按键值配置

### 7.2.1.5 LBD Status

LBD Status 支持独立使能, 可以选择发射的数据是否包含 LBD Status, 并且根据需要选择 1bit LBD Status 或者 4bits 的电压值, 支持 1527、2262 等编码及自定义的编码格式, 相关寄存器如下表所示:

表 7-6: LBD Status 相关寄存器列表

Reg	Bit	Name	Type	Description
0x05	3:0	lbd_volt	R/W	LBD 电压设置: 0000: 2.0V 0001: 2.1V ..... 1011: 3.1V (max.)
0x0B	7	lbd_en	R/W	数据包含有 LBD 状态: 0: 不包含 1: 包含
	4	ldb_data_mode	R/W	Reg0B[7]=1 时, LBD 数据选择: 0: 1 个 bit LBD 状态 1: 4 个 bits 电压值

### 7.2.1.6 Stop bit

Stop bit 支持独立使能，使能之后发射 Stop bit 的数据长度、数据与 Head/sync 的长度、数据共用寄存器，相关寄存器如下表所示：

表 7-7: Stop bit 相关寄存器列表

Reg	Bit	Name	Type	Description
0x2F	3	stop_bit_en	R/W	停止位使能, 停止位数据配置同 sync: 0: Disable 1: Enable
0x27	4:0	sync_len	R/W	sync 数据长度 (bit), 有效 n+1
0x29	7:0	sync_data[7:0]	R/W	sync 数据, 最低位开始发送
0x2A	7:0	sync_data[15:8]	R/W	sync 数据, 最低位开始发送
0x2B	7:0	sync_data[23:16]	R/W	sync 数据, 最低位开始发送
0x2C	7:0	sync_data[31:24]	R/W	sync 数据, 最低位开始发送

## 7.2.2 数据包发射模式

数据包模式支持分组发射、固定长包发射、超时退出发射模式。

### 7.2.2.1 分组发射模式

如果分组发送寄存器设为 0，则数据包组只发送一次。如果分组发送寄存器设为 N，则相应的数据包组重复发送 N+1 次，重复发送的时间间隔可配。只有分组发送模式才支持自动跳频，每发送完一组数据包后，信道频率会自动切换。相关寄存器如下表所示：

表 7-8: 分组发射模式相关寄存器列表

Reg	Bit	Name	Type	Description
0x20	7:0	tx_cyc_num	R/W	分组发射: 0: 不分组。每次发射包数量由 pkt_num 定义, 可以理解为一组 其它: 分组数量为 tx_cyc_num+1 组
0x26	7:0	pkt_interval	R/W	包和包之间的等待间隔 (采用时序逻辑间隔最低 2symbols)
0x28	7:0	pkt_num[7:0]	R/W	按键一次发送的固定包个数, 最大 256 个包

### 7.2.2.2 固定长包模式

按键按下后，芯片进入发射状态，发射完预先配置好的包数后会停止发射并退回到睡眠状态。发射过程中，用户有多次按键行为，不会触发新一次的发射，必须在发射完成后再重新按键，才会触发新一次的发射，无论按键多长时间，都只发配置好的固定包数。相关寄存器如下表所示：

表 7-9: 固定长包模式相关寄存器列表

Reg	Bit	Name	Type	Description
0x27	6	pkt_num_per_p	R/W	0: 一直按一直发，并保证最低 pkt_num 个包 1: 每次不管按多长时间键盘就发配置的包数 pkt_num

### 7.2.2.3 超时退出模式

当按键配置为一直发射模式，按下按键后芯片进入发射状态，只要按键有效，就一直发包，直到用户松开按键。按键松开后，芯片会把当前包（或组）的剩余数据继续发送完，然后退回到睡眠状态。另外，如果一直按键，持续发送时间超过配置值也会自动进入睡眠。相关寄存器如下表所示：

表 7-10: 超时退出模式相关寄存器列表

Reg	Bit	Name	Type	Description
0x25	7:5	sumpkt_num	R/W	在发射非固定包数量模式时，最大发包数量，超出会进入 sleep: 000: 0 关闭功能，不会睡眠 001: 8s ..... 111: 56s
0x27	6	pkt_num_per_p	R/W	0: 一直按一直发，并保证最低 pkt_num 个包 1: 每次不管按多长时间键盘就发配置的包数 pkt_num

## 8 应用参考

### 8.1 普通按键模式

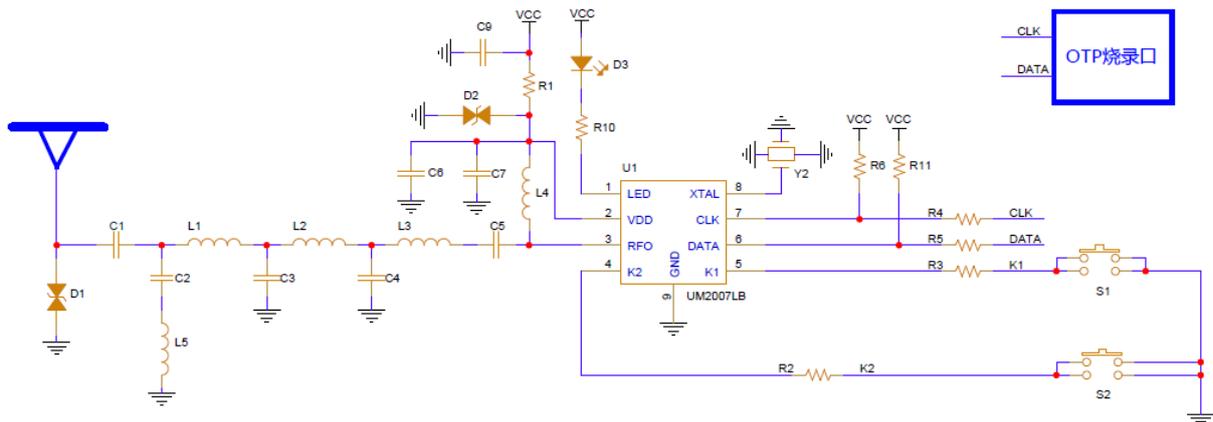


图 8-1: 普通按键模式应用原理图

应用说明:

1. OTP 烧录口用于 OTP 烧录连接烧录器（芯片烧录时，必须外接晶振 Y2，否则会引起烧录失败）。
2. 如采用在线配置模式，则需要 MCU 连接 CLK、DATA 引脚。
3. 如采用 OTP 模式，CLK 和 DATA 必须就近上拉。
4. D1、D2 为 ESD 保护二极管，可提高静电保护能力。

## 8.2 按键扫描模式

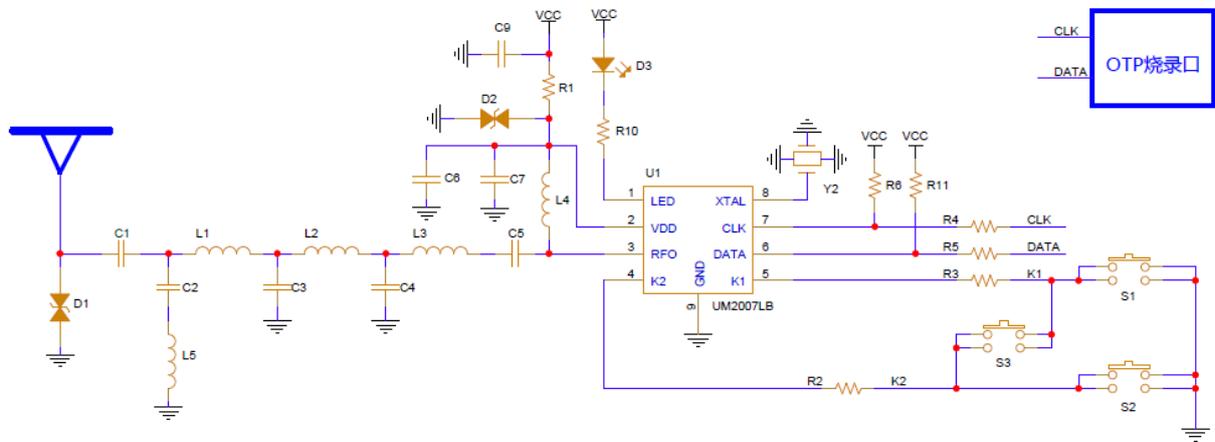


图 8-2: 按键扫描模式应用原理图

应用说明:

1. OTP 烧录口用于 OTP 烧录连接烧录器 (芯片烧录时, 必须外接晶振 Y2, 否则会引起烧录失败)。
2. 如采用在线配置模式, 则需要 MCU 连接 CLK、DATA 引脚。
3. 如采用 OTP 模式, CLK 必须就近上拉。
4. D1、D2 为 ESD 保护二极管, 可提高静电保护能力。

## 8.3 +13dBm 匹配参数

表 8-1: +13dBm 天线匹配参数表

位号	描述	频点				单位
		315	433	868	915	MHz
C1	±5%, 0402, NPO, 50 V	-	7.5	-	-	pF
	±2%, 0402, 贴片绕线电感	-	-	5.6	5.6	nH
	±5%, 0402, 贴片电阻	0	-	-	-	Ω
C2	±5%, 0402, NPO, 50 V	5	3	3	3	pF
C3	±5%, 0402, NPO, 50 V	8.2	7.5	4.7	4.7	pF
C4	±5%, 0402, NPO, 50 V	3.3	2.7	3	3	pF
C5	±5%, 0402, NPO, 50 V	8.2	6.8	5	5	pF
C6	±5%, 0603, NPO, 50 V	1	1	1	1	μ F
C7	±5%, 0402, NPO, 50 V	470	470	470	470	pF
L1	±5%, 0603, 贴片绕线电感	47	33	10	10	nH
L2	±5%, 0603, 贴片绕线电感	68	33	10	10	nH
L3	±5%, 0603, 贴片绕线电感	56	47	10	10	nH
L4	±5%, 0603, 贴片绕线电感	220	180	100	100	nH
L5	±2%, 0402, 贴片绕线电感	12	10	-	-	nH
	±5%, 0402, 贴片电阻	-	-	0	0	Ω
R1	±5%, 0402, 贴片电阻	0	0	0	0	Ω
R2	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
R3	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
R4	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
R5	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
R6	±5%, 0402, 贴片电阻	10	10	10	10	kΩ
R10	±5%, 0402, 贴片电阻	330	330	330	330	Ω
R11	±5%, 0402, 贴片电阻	10	10	10	10	kΩ
D1	ESD 保护二极管	NC	NC	NC	NC	NC
D2	ESD 保护二极管	NC	NC	NC	NC	NC
D3	LED 发光二极管	-	-	-	-	-
Y2	3225 贴片无源晶振±10PPM, 18pF	24	24/26	24/26	24	MHz

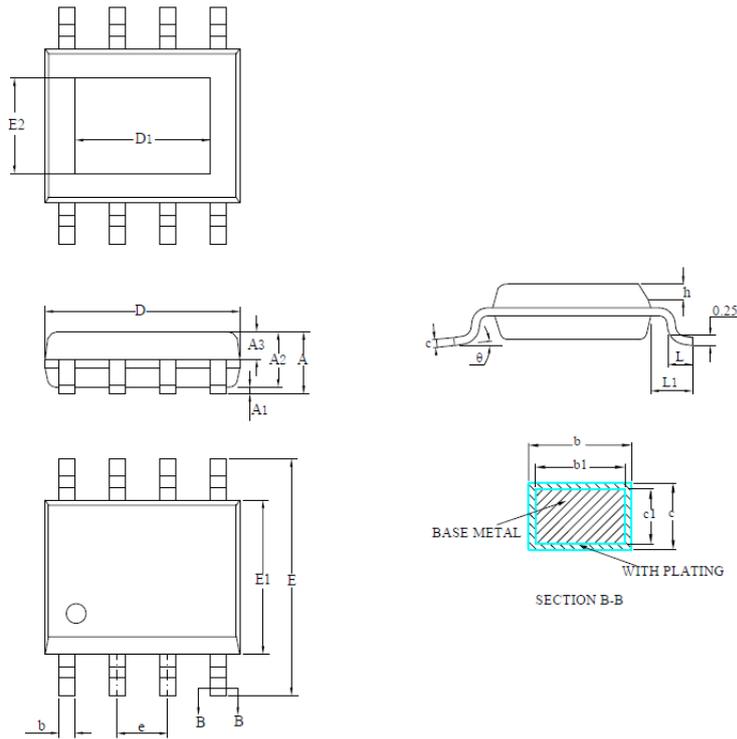
## 8.4 +18dBm 匹配参数

表 8-2: +18dBm 天线匹配参数表

位号	描述	频点				单位
		315	433	868	915	MHz
C1	±5%, 0402, NPO, 50 V	-	7.5	-	-	pF
	±2%, 0402, 贴片绕线电感	27	-	5.6	5.6	nH
C2	±5%, 0402, NPO, 50 V	5	3	2.7	2.7	pF
C3	±5%, 0402, NPO, 50 V	8.2	7.5	3.9	3.9	pF
C4	±5%, 0402, NPO, 50 V	3.3	2.7	3	3	pF
C5	±5%, 0402, NPO, 50 V	8.2	6.8	3.9	3.9	pF
C6	±5%, 0603, NPO, 50 V	1	1	1	1	μ F
C7	±5%, 0402, NPO, 50 V	470	470	470	470	pF
L1	±5%, 0603, 贴片绕线电感	47	33	10	10	nH
L2	±5%, 0603, 贴片绕线电感	22	33	8.2	8.2	nH
L3	±5%, 0603, 贴片绕线电感	33	27	10	10	nH
L4	±5%, 0603, 贴片绕线电感	220	68	100	100	nH
L5	±2%, 0402, 贴片绕线电感	12	10	-	-	nH
	±5%, 0402, 贴片电阻	-	-	0	0	Ω
R1	±5%, 0402, 贴片电阻	0	0	0	0	Ω
R2	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
R3	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
R4	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
R5	±5%, 0402, 贴片电阻	1	1	1	1	kΩ
R6	±5%, 0402, 贴片电阻	10	10	10	10	kΩ
R10	±5%, 0402, 贴片电阻	330	330	330	330	Ω
R11	±5%, 0402, 贴片电阻	10	10	10	10	kΩ
D1	ESD 保护二极管	NC	NC	NC	NC	NC
D2	ESD 保护二极管	NC	NC	NC	NC	NC
D3	LED 发光二极管	-	-	-	-	-
Y2	3225 贴片无源晶振±10PPM, 18pF	24	24/26	24/26	24	MHz

# 9 封装尺寸

## 9.1 ESOP8 (4.9\*3.9mm)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.65
A1	0.00	0.075	0.15
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	—	0.48
b1	0.38	0.41	0.43
c	0.21	—	0.26
c1	0.19	0.20	0.21
D	4.70	4.90	5.10
D1	3.20	3.30	3.40
E	5.90	6.10	6.30
E1	3.70	3.90	4.10
E2	2.30	2.40	2.50
e	1.27BSC		
h	0.25	—	0.50
L	0.50	0.65	0.80
L1	1.05BSC		
$\theta$	0	—	8°

图 9-1: ESOP8 封装尺寸图

## 10 版本维护

版本	日期	描述
V1.0	2023.03.01	初始版
V1.1	2023.04.17	修订天线匹配参数表中 868MHz 及 915MHz 对应的 Y1 参数。
V1.2	2023.05.12	<ol style="list-style-type: none"><li>更新天线匹配参考参数表中 Y1 的值。</li><li>更新 <math>F_{XTAL}</math> 典型值为 24MHz。</li><li>更新“数据直通”章节描述。</li><li>删除结温温度描述。</li></ol>
V1.3	2026.01.16	<ol style="list-style-type: none"><li>更名为 UM2007LB。</li><li>优化功能描述、及芯片运行描述。</li><li>优化典型应用参考原理及参数表。</li></ol>